

Исследование каскадного режима выключения интегральных тиристоров с внешним полевым управлением

© И.В. Грехов,¹ А.В. Рожков,¹ Л.С. Костина,¹ **Н.Ф. Зитта**,² В.И. Матвеев,² Д.В. Машовец¹

¹ Физико-технический институт им. А.Ф. Иоффе РАН,
194021 Санкт-Петербург, Россия

e-mail: konst@mail.ioffe.ru

² Закрытое акционерное общество „Светлана-полупроводники“,
194156 Санкт-Петербург, Россия

(Поступило в Редакцию 27 апреля 2009 г.)

Существенным недостатком основного прибора современной силовой электроники — биполярно-полевого транзистора (IGBT) — является значительно большее, чем у приборов транзисторного типа, остаточное напряжение во включенном состоянии. Определенные перспективы применения в высоковольтных преобразователях большой мощности имеет интегральный тиристор с внешним полевым управлением, имеющий малое остаточное напряжение, как у обычного тиристора, и одновременно малые затраты энергии в цепи управления при включении и выключении, как у IGBT. Проведены исследования процесса выключения этих приборов в каскадном режиме с последовательно соединенным низковольтным мощным полевым транзистором.

Введение

Наиболее широко используемым полупроводниковым прибором для преобразования электроэнергии в области мощностей от единиц до тысяч киловатт в настоящее время является биполярно-полевой транзистор (IGBT — Insulated Gate Bipolar Transistor), полупроводниковый чип которого состоит из нескольких сотен тысяч элементарных ячеек с характерным размером $5\text{--}10\ \mu\text{m}$, каждая из которых представляет собой высоковольтный биполярный транзистор с полевым транзистором в цепи управления. IGBT имеет высокое быстродействие при включении и выключении и очень малые затраты энергии в цепи управления, однако остаточное напряжение во включенном состоянии у этих приборов существенно выше, чем у обычных тиристоров, особенно для приборов с большими рабочими напряжениями. Предполагалось, что альтернативой IGBT может стать интегральный тиристор с полевым управлением (MCT — MOS Controlled Thyristor), элементарная ячейка которого представляет собой высоковольтный микротиристор, в цепь управления которого включен полевой микротранзистор; для выключения прибора проводящий канал транзистора замыкает накоротко цепь эмиттер–база микротиристора, прерывая тем самым инжекцию электронов со стороны управляемого n^+p -эмиттера.

Эквивалентная схема элементарной ячейки MCT приведена на рис. 1, *a*. В течение ряда лет несколько крупных фирм, в основном в США, вели разработки приборов этого типа, но значительная технологическая сложность изготовления и сильная конкуренция со стороны IGBT привели к тому, что сейчас эти тиристоры производятся в очень малых масштабах и в основном для импульсной техники [1]. По нашему мнению, для преобразовательной техники определенные перспекти-

вы, особенно в области высоких рабочих напряжений, имеет описанный авторами ранее высоковольтный быстродействующий интегральный тиристор с внешним полевым управлением [2,3] и др., силовой чип которого состоит из микротиристорных ячеек, выключаемых одним общим низковольтным мощным полевым транзистором (рис. 1, *b*).

Как было показано в [3], микротиристорный чип размером $9 \times 9\ \text{mm}$ с напряжением переключения $2.5\ \text{kV}$ способен выключать ток в $100\ \text{A}$ в режиме короткого замыкания цепи эмиттер–база полевым транзистором с сопротивлением канала $\sim 1 \cdot 10^{-2}\ \Omega$, причем динамические характеристики процесса были вполне сопоставимы с характеристиками IGBT, рассчитанными на аналогичное рабочее напряжение. Принципиальной осо-

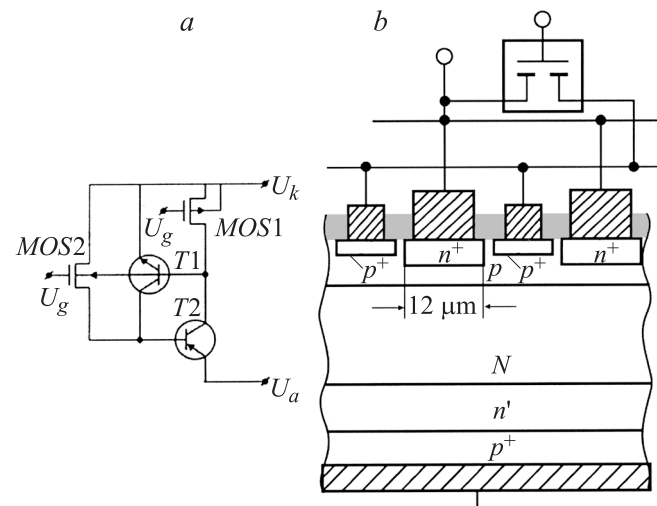


Рис. 1. Эквивалентная схема MOS Controlled Thyristor (*a*) и конструкция интегрального высоковольтного тиристора (*b*).

бенностью конструкции прибора является очень малое сопротивление в цепи управления, поскольку падение напряжения, создаваемое при выключении протекающим всего силовым током тангенциально по p -базе под n^+ -эмиттером и далее через канал полевого транзистора в силовую цепь, не должно превышать порога начала инжекции из n^+p -эмиттера (~ 0.6 В).

Исследование процесса выключения интегрального тиристора в каскадном режиме

Типичные осциллограммы процесса выключения интегрального тиристора с внешним полевым управлением в обычном режиме приведены на рис. 2. Исследуемый чип размером 9×9 мм (активная площадь 7×7 мм) с блокируемым напряжением 2.5 кВ состоял из 10^4 ячеек микротиристоров с размером ячейки 12×15 мкм. Шунтировка цепи эмиттер–база осуществлялась чипом полевого транзистора КП-742Б с сопротивлением канала ~ 7 мОм и рабочим напряжением 30 В (Объединение „Интеграл“, Минск) либо экспериментальным чипом разработки ЗАО ВЗПП-Микрон (Воронеж) с сопротивлением канала ~ 10 –20 мОм и рабочим напряже-

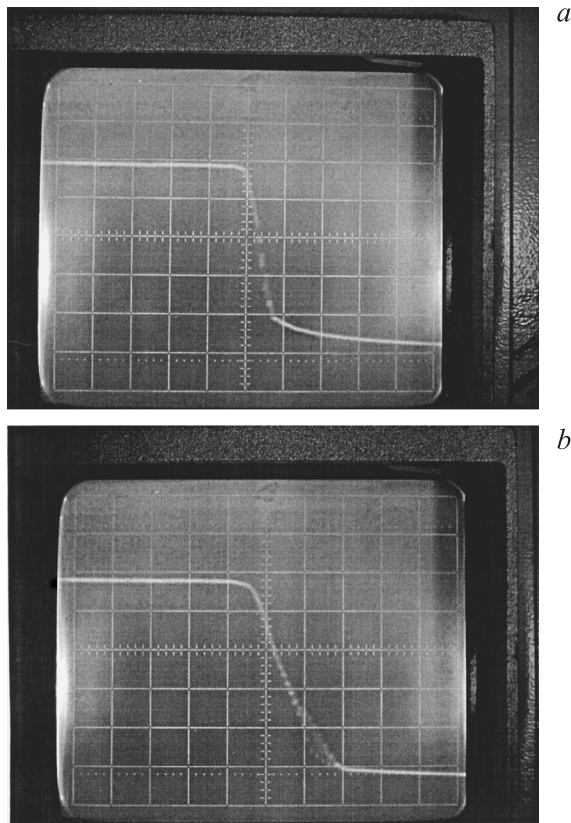


Рис. 2. Токовые осциллограммы в режиме запираания тиристора путем шунтирования эмиттерного pn -перехода внешним полевым транзистором. Коэффициент развертки вертикального отклонения -10 (а), -20 (б) А/див; коэффициент развертки горизонтального отклонения — 500 нс/див.

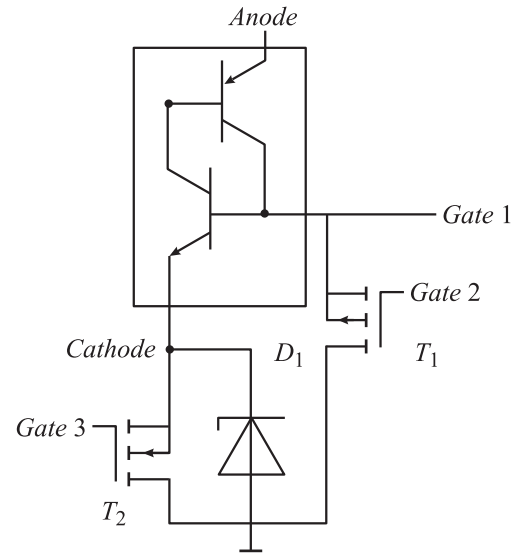


Рис. 3. Эквивалентная схема каскадного включения высоковольтного интегрального тиристора и МОП-транзисторов.

нием 60 В; тиристорный и транзисторный чипы монтировались на общей подложке из металлизированной AlN-керамики.

На осциллограмме (рис. 2, а) хорошо видно, что при подаче включающего импульса напряжения на транзисторный чип после небольшой задержки (~ 0.6 мкс) происходит резкий спад тока с 50 до 10 А за 300 нс, после чего процесс переходит в медленную стадию („хвост“), длящуюся ~ 1.5 мкс и определяемую количеством электронно-дырочной плазмы, остающейся у анодного эмиттера после восстановления блокирующей способности коллекторного перехода микротиристоров. При увеличении выключаемого тока до ~ 100 А (плотность тока ~ 200 А/см², что примерно вдвое больше, чем у аналогичных IGBT) крутизна спада тока существенно уменьшается (рис. 2, б). При дальнейшем увеличении тока выключение становится невозможным. Это связано, по-видимому, с тем, что падение напряжения, создаваемое протекающим силовым током на сопротивлении цепи эмиттер–база, уже превышает порог начала инжекции электронов катодным n^+ -эмиттером.

Параметры процесса выключения интегрального тиристора резко улучшаются в так называемой каскадной схеме [4], когда последовательно с ним в катодную цепь включается низковольтный сильноточный полевой транзистор T_2 с малым сопротивлением канала (рис. 3). Этот транзистор находится во включенном состоянии в течение всего времени протекания силового тока и должен быть выключен несколько позже включения транзистора T_1 , осуществляющего короткое замыкание цепи эмиттер–база интегрального тиристора. После этого процесс инжекции электронов из катодного n^+ -эмиттера становится принципиально невозможным, и предельная величина выключаемого тока будет определяться явлениями, связанными с появлением больших электриче-

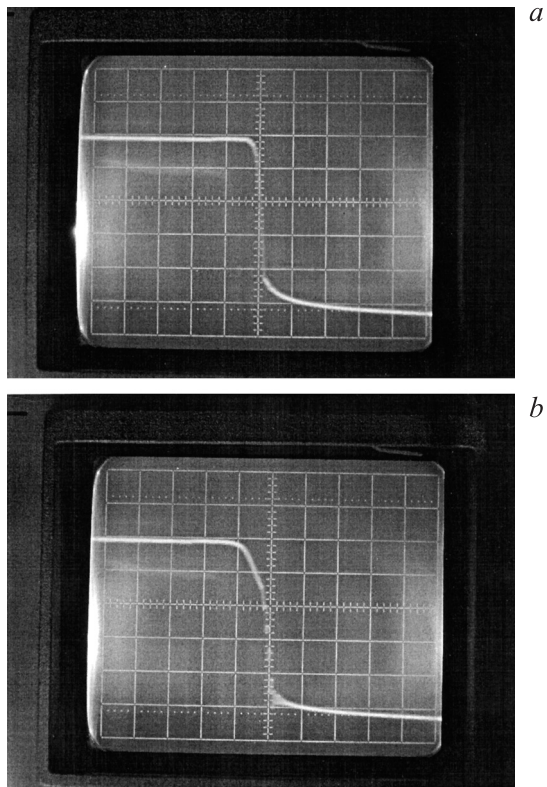


Рис. 4. Токвые осциллограммы на этапе выключения тиристора в режиме каскадной схемы включения. Коэффициент развертки вертикального отклонения -20 A/div , горизонтального — 500 ns/div . $\Delta T = 0.5$ (a), 1.2 (b) μs .

ских полей в плотном потоке дырок, выводимых по цепи управления [5].

Типичные осциллограммы процесса выключения в каскадной схеме при выключаемом токе $\sim 100 \text{ A}$ приведены на рис. 4. На рис. 4, a транзистор T_2 был включен через $\Delta T = 0.5 \mu\text{s}$ после включения транзистора T_1 , т. е. практически сразу после начала спада тока. Хорошо видно, что прерывание инжекции n^+p -эмиттера приводит к резкому ускорению спада тока ($\sim 100 \text{ ns}$ вместо $1.2 \mu\text{s}$ на рис. 2, b). Однако это не повлияло на поведение „хвоста“ тока, который имеет такой же вид, как и на рис. 2, a. Если включение транзистора T_2 производится с большей задержкой ($\Delta T = 1.2 \mu\text{s}$, рис. 4, b), то начальный участок выключения протекает довольно медленно, аналогично рис. 2, b, а после включения T_2 резко ускоряется.

Из приведенных на рис. 2, 4 осциллограмм следует, что рассматриваемый процесс выключения состоит из двух почти независимых процессов, протекающих параллельно: быстрый спад основной части тока, определяемый процессами в тонкобазовом быстром n^+pN -транзисторе, и медленный „хвост“, определяемый только релаксацией электронно-дырочной плазмы, накопленной в толстой N -базе у p^+N -эмиттера во время протекания прямого тока. Первый процесс может быть

существенно ускорен путем каскадного включения полевого транзистора T_2 в силовую цепь у катодного эмиттера, а для ускорения второго процесса необходимо либо уменьшение коэффициента инжекции p^+N -эмиттера (так называемый „прозрачный“ эмиттер), либо локальное уменьшение времени жизни носителей в N -базе у p^+N -эмиттера.

На рис. 5 приведены зависимости времени резкого спада тока от его начальной амплитуды для обычного и каскадного режимов выключения; хорошо видно, насколько сильно затягивает этот процесс инжекция электронов из n^+p -эмиттера в обычном режиме выключения при больших токах.

На рис. 6 приведены зависимости времени резкого спада тока от времени задержки ΔT между включением транзистора T_1 и выключением транзистора T_2 при выключении тока в 100 A . Минимальное время спада ($\sim 100 \text{ ns}$) соответствует выключению T_2 в мо-

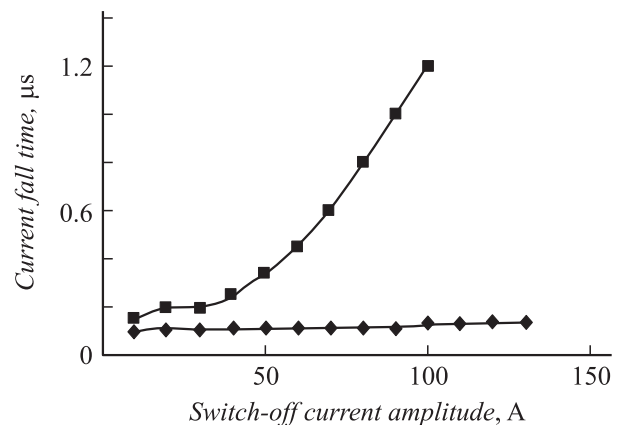


Рис. 5. Зависимости времени спада от амплитуды выключаемого тока для двух режимов запираания высоковольтного интегрального тиристора: ■ — при шунтировании эмиттерного pn -перехода внешним полевым транзистором; ◆ — при каскадном включении.

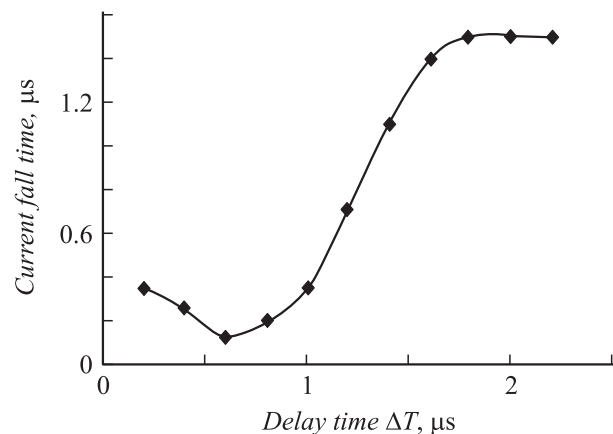


Рис. 6. Зависимость времени спада тока от времени задержки (ΔT) выключения полевого транзистора в силовой цепи относительно включения полевого транзистора, шунтирующего эмиттерный pn -переход интегрального тиристора.

мент начала спада тока, а при длительности задержки более $1.5 \mu\text{s}$ соответствует времени спада в обычном режиме. Таким образом, в каскодном режиме появляется возможность точной синхронизации процесса параллельного включения большого числа тиристорных чипов путем установки соответствующего времени задержки выключения транзистора T_2 каждого тиристорного чипа. Возможность быстрого выключения больших токов (рис. 5) позволяет, в принципе, создать эффективную защиту от импульсных перегрузок по току, а малые коммутационные потери при выключении позволяют существенно увеличить предельную рабочую частоту. Конечно, введение дополнительного элемента — полевого транзистора — в силовую цепь увеличивает суммарные потери при протекании прямого тока. Так, в описанных экспериментах при токе в 100 А падение напряжения на транзисторе КП-742Б составляло 0.7 В, а на тиристорном чипе ~ 2.5 В, т.е. потери возрастают на $\sim 28\%$. Однако коммутационные потери при выключении снижаются примерно на порядок, и при работе на повышенных частотах каскодное включение может быть экономически оправданным. Кроме того, с ростом рабочего напряжения тиристорного чипа остаточное напряжение на нем возрастает, и относительная доля потерь в транзисторе T_2 снижается.

Заключение

Интегральный тиристор с внешним полевым управлением имеет малое остаточное напряжение во включенном состоянии, как у обычного тиристора, малые затраты энергии в цепи управления при включении и выключении, как у IGBT, и сравнимое с этим прибором быстродействие. Принципиальной особенностью конструкции полупроводниковой структуры интегрального тиристора является очень малое сопротивление в цепи управления, поскольку падение напряжения, создаваемое в этой цепи в процессе выключения протеканием всего силового тока, не должно превышать порога начала инжекции из n^+ p -эмиттера (~ 0.6 В). Это существенно ограничивает предельную величину выключаемого тока. Кроме того, при приближении к порогу инжекции длительность процесса выключения возрастает и растут коммутационные потери.

Проведенные исследования показали, что при выключении в каскодном режиме с последовательно соединенным низковольтным мощным полевым транзистором, который выключается одновременно с началом спада тока в силовой цепи, предельный выключаемый интегральным тиристором ток существенно возрастает, примерно на порядок уменьшается время спада тока и соответственно снижаются коммутационные потери. Эти преимущества особенно существенны при работе на повышенных частотах и для высоковольтных приборов с относительно большим остаточным напряжением (3–4 В), когда относительная величина дополнительного

падения напряжения на последовательно включенном низковольтном полевым транзисторе (~ 0.7 В) уменьшается.

Работа выполнена при поддержке Программы фундаментальных исследований ОЭММПУ РАН „Физико-технические проблемы полупроводниковой электроники больших мощностей“.

Список литературы

- [1] Temple V.A.K. // Proc. European Pulse Power Symp. Saint Louis, France, 2002. P. 19/1–19/3.
- [2] Грехов И.В., Мнацаканов Т.Т., Юрков С.Н., Тандоев А.Г., Костина Л.С. // ЖТФ. 2006. Т. 76. Вып. 5. С. 76–81.
- [3] Грехов И.В., Костина Л.С., Рожков А.В., Зитта Н.Ф., Матвеев В.И. // ЖТФ. 2008. Т. 78. Вып. 12. С. 78–85.
- [4] Бономорский О.И., Воронин П.А. // Энергетическая (Силовая) электроника. 2002. № 6. С. 18–22.
- [5] Горбатюк А.В., Грехов И.В. // ЖТФ. 2009. Т. 79. Вып. 10. С. 80.