

06;12

Исследование статических характеристик и особенностей процесса переключения интегрального тиристора с внешним полевым управлением

© И.В. Грехов,¹ Л.С. Костина,¹ А.В. Рожков,¹ Н.Ф. Зитта,² В.И. Матвеев²¹ Физико-технический институт им. А.Ф. Иоффе РАН,

194021 Санкт-Петербург, Россия

² ЗАО „Светлана—полупроводники“,

194156 Санкт-Петербург, Россия

(Поступило в Редакцию 18 декабря 2007 г.)

Представлены результаты экспериментального исследования статических параметров и переходных процессов переключения нового высоковольтного быстродействующего прибора ключевого типа — интегрального тиристора с внешним полевым управлением — и их зависимости от геометрических и электрофизических характеристик базовых слоев $n^+pnn^+p^+$ -структуры прибора. Показано, что остаточное сопротивление высоковольтного (~ 2.5 kV) микротиристорного чипа во включенном состоянии существенно меньше, чем у аналогичных IGBT, а быстродействие достаточно высокое.

Одним из достоинств разработанного прибора является его многофункциональность — способность работать в различных режимах эксплуатации. В частности, он может быть выключен не только шунтированием n^+p -эмиттера внешним МОП-транзистором, но и путем запираания импульсом тока управления, а также в режиме каскадного выключения. В этих режимах существенно возрастает предельное значение выключаемого тока.

PACS: 85.30.Rs

Введение

В течение последних 10–15 лет благодаря широкому внедрению в силовое полупроводниковое приборостроение микроэлектронных технологий полевые и биполярно-полевые приборы и модули на их основе почти полностью вытеснили из силовой преобразовательной техники мощные биполярные транзисторы и тиристоры. Для преобразования мощности в диапазоне от сотен ватт до сотен киловатт в настоящее время наиболее широко используется биполярный транзистор с изолированным затвором (Insulated Gate Bipolar Transistor — IGBT). Несомненными достоинствами IGBT являются чрезвычайно малые потери энергии в цепи управления при включении и выключении и высокое быстродействие [1–3]. В то же время в сравнении с тиристорными структурами IGBT имеют значительно большие падения напряжения в открытом состоянии, т.е. большие квазистатические потери. Меньшие потери имеют силовые интегральные приборы с полевым управлением на основе тиристорной структуры (MOS-Controlled Thyristor — МСТ) [4–6], быстрое выключение которых обеспечивается шунтированием эмиттерного n^+p -перехода тиристорной структуры МОП-транзистором, интегрированным в каждую элементарную микротиристорную ячейку кремниевого чипа МСТ. В таком исполнении конструкция и технология изготовления прибора в целом резко усложняются. В [7] предложена более простая — гибридная — схема МСТ, в которой вместо встраивания МОП-транзистора в каждую микротиристорную ячейку для одновременного вы-

ключения всех ячеек предполагается использовать один внешний низковольтный полевой транзистор с очень малым ($R_m = 0.02–0.04 \Omega$) сопротивлением канала. В [8,9] проведен теоретический анализ физических процессов в интегральном тиристоре с внешним полевым управлением, рассмотрено влияние конструктивных и технологических параметров на вольт-амперную характеристику (ВАХ) прибора во включенном состоянии и величину предельного выключаемого тока, дан расчет основных этапов процесса выключения; в [10] описан вариант конструкции такого прибора.

В настоящей статье представлены результаты практической реализации теоретических представлений, развитых авторами ранее [8,9]; описаны конструктивные особенности и технологические аспекты изготовления микротиристорного чипа интегрального тиристора с внешним полевым управлением, экспериментально исследованы его статические параметры и переходные характеристики.

Конструкция прибора и технологические аспекты изготовления

Проведенные экспериментальные исследования подтвердили адекватность развитых ранее [8,9] теоретических представлений. На их основе был создан вариант конструкции интегрального тиристора, выключаемого внешним мощным низковольтным МОП-транзистором. Конструкция чипа в плане показана на рис. 1.

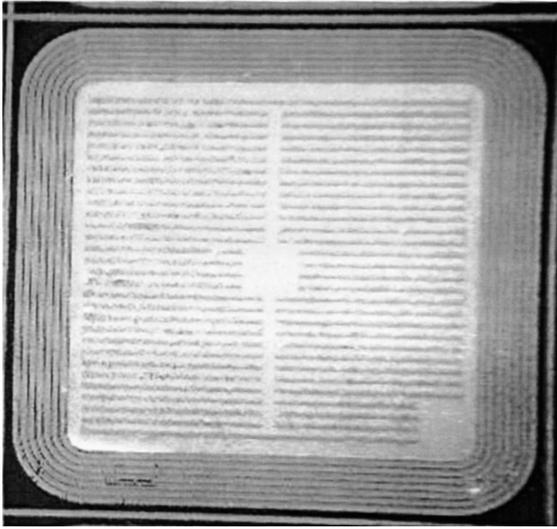


Рис. 1. Конструкция силового тиристорного чипа в плане.

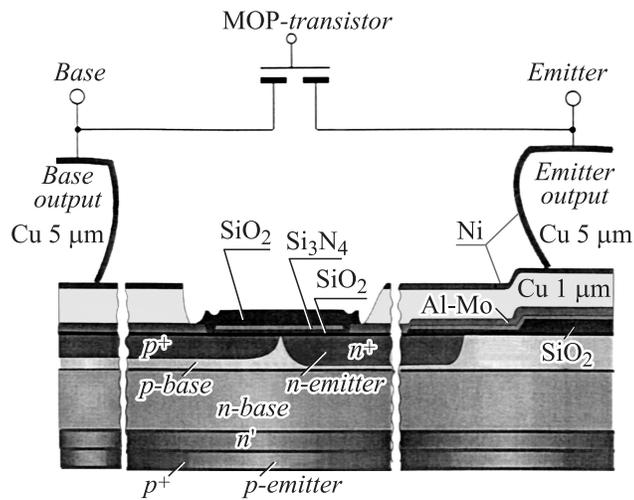


Рис. 2. Поперечное сечение элементарной ячейки типа высоковольтного интегрального тиристора.

Чип с напряжением переключения ~ 2.5 kV и коммутируемым током до 40 А (при плотности тока 200 А/см²), изготовленный по планарной микроэлектронной технологии, состоит из $\sim 10^4$ одновременно работающих микротиристоров с общим коллекторным pn -переходом, блокирующим внешнее напряжение. Размер микротиристорной ячейки 12×115 μm , чипа в целом — 9×9 mm. При этом активная площадь прибора $\sim 7 \times 7$ mm окружена 8 охранными кольцами для защиты от поверхностного пробоя по краевому контуру коллекторного pn -перехода.

Высокое быстродействие обеспечивалось высоким быстродействием управляющего n^+pn -транзистора (толщина p -базы составляет $1-2$ μm), а высокая эффективность выключения путем шунтирования всех микротиристорных ячеек одним внешним МОП-транзистором дости-

галась снижением до минимума сопротивления в цепи эмиттер—база тонкобазового n^+pn -транзистора, которое состоит из сопротивления p -слоя, сопротивления металлической разводки по площади размещения эмиттеров, переходного сопротивления контактов металл—кремний к эмиттерным и базовому слоям и сопротивления внешнего МОП-транзистора во включенном состоянии.

Технологическая схема изготовления полупроводниковой структуры микротиристорного чипа, основанная на процессах ионной имплантации, диффузии, окисления, фотолитографии, состоит из последовательных операций изготовления p^+n -эмиттера, геттерирования (для контролируемого изменения времени жизни в базовых слоях структуры), формирования охранных колец (для защиты от поверхностного пробоя), и затем изготовления n^+pn -транзистора и контактной системы.

Концентрация и распределение акцепторной примеси в p -базе подбирались таким образом, чтобы, с одной стороны, обеспечить малое сопротивление растекания p -слоя под n -эмиттером, а с другой — не допустить „прокола“ базовой области слоем объемного заряда коллекторного перехода при заданном рабочем напряжении (> 2000 V).

Для формирования электрической разводки использовалась технология многослойной металлизации, благодаря чему общая толщина металлического покрытия достигала $\sim 6-7$ μm , что обеспечило малое сопротивление растекания контактной системы и однородное распределение тока по площади прибора.

Опытные образцы были изготовлены на основе кремния n -типа проводимости с удельным объемным сопротивлением $\rho_v \approx 100$ $\Omega \cdot \text{cm}$, толщина n -базы составляла ~ 350 μm , время жизни неравновесных носителей заряда в ней ~ 10 μs ; толщина p -базы — от 1 до 2 μm при среднем уровне легирования $\sim 5 \cdot 10^{16}$ см⁻³. Благодаря малой толщине базы n^+pn -транзистора его коэффициент усиления довольно высок ($\alpha \geq 0.95$, $B \sim 20$), что позволило существенно снизить коэффициент усиления p^+np -транзистора, а значит, уменьшить время жизни дырок в n -базе. Оценки показывают, что оптимальная величина отношения W_n/L_p (для высокоомной n -базы тиристора) составляет от 3 до 5 ; для сильнолегированной p -базы W_p/L_n , как правило, не превышает 0.5 .

Поперечное сечение элементарной ячейки высоковольтного интегрального тиристора с высоким коэффициентом переноса через управляющую p -базу представлено на рис. 2.

Экспериментальные результаты и их обсуждение

Параметры тонкобазового n^+pn -транзистора в существенной степени определяют эффективность управления при включении и выключении, уровень модуляции проводимости высокоомной n -базы. С увеличением толщины и уровня легирования базового p -слоя умень-

Таблица 1.

Толщина базового p -слоя, μm	Поверхностная концентрация в базовом p -слое, cm^{-3}	Поверхностное сопротивление базового p -слоя, Ω/cm^2	Дифференциальное сопротивление цепи управления, $\text{m}\Omega$
1.5	10^{17}	2200	35–40
1.8	$5 \cdot 10^{17}$	1700	25–30
2.0	$8 \cdot 10^{17}$	1500	18–25
2.2	$2 \cdot 10^{18}$	1200	12–15

шается его сопротивление растекания и соответственно уменьшается дифференциальное сопротивление цепи управления.

На рис. 3 представлены вольт-амперные характеристики цепи управления микротиристорных чипов с различной толщиной p -слоя. Видно, что для структур с более тонкими p -базами дифференциальное сопротивление ВАХ цепи управления более чем вдвое выше, чем для „толстобазовых“ структур. Более подробные данные представлены в табл. 1.

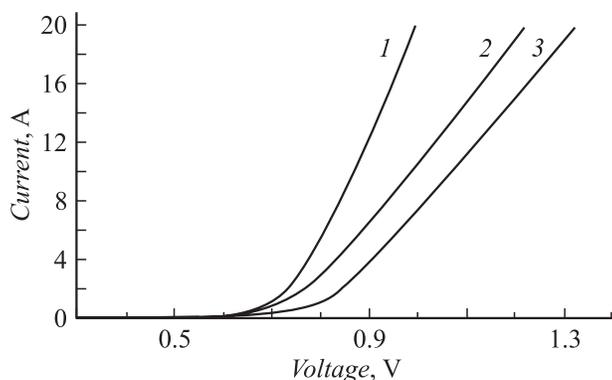


Рис. 3. Вольт-амперные характеристики цепи управления тонкобазового n^+pn -транзистора при различной толщине базового p -слоя W_p : 1 — $W_p \cong 2$; 2 — 1.7; 3 — 1.5 μm .

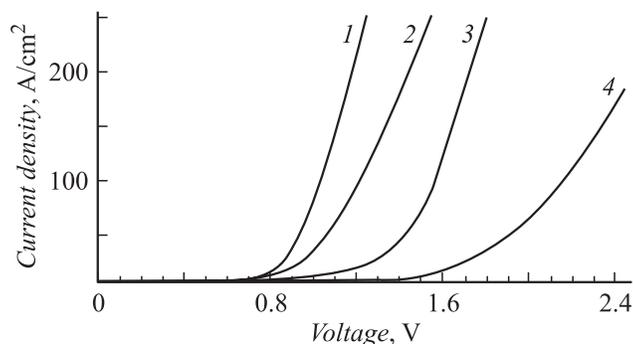


Рис. 4. Выходные вольт-амперные характеристики интегральных тиристоров при различной толщине базового p -слоя W_p : 1 — $W_p \cong 2$; 2 — 1.7; 3 — 1.5 μm . Кривая 4 — ВАХ IGBT International Rectifier 5-го поколения с напряжением переключения $\sim 2.5 \text{ kV}$.

На рис. 4 представлены ВАХ микротиристорных чипов с управляющей p -базой различной толщины и, для сравнения, ВАХ промышленного IGBT с напряжением переключения $\sim 2.5 \text{ kV}$ (сравнимым с предельными напряжениями исследуемых нами интегральных тиристоров). Видно, что прямые падения напряжения во включенном состоянии, а следовательно и статические потери интегральных тиристоров, в 1.5–2 раза ниже, чем в IGBT.

Как уже отмечалось, при выключении тиристора с помощью шунтирования n^+p -эмиттера полевым транзистором определяющую роль играет суммарное сопротивление шунтирующей цепи, которое состоит из растекания p -базы под эмиттером, сопротивления металлической разводки на всей площади размещения эмиттеров, переходного сопротивления контактов металл–кремний и сопротивления канала МОП-транзистора.

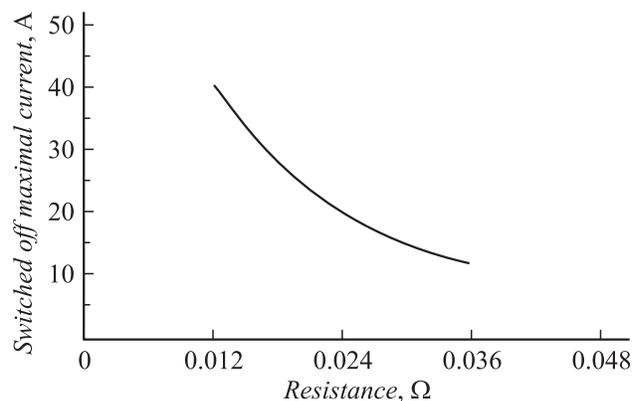


Рис. 5. Зависимость максимального запираемого тока от величины шунтирующего сопротивления, включающего в себя сопротивление растекания базового слоя и сопротивление металлизации (сопротивление канала МОП-транзистора $B = 0.007 \Omega$).

На рис. 5 приведена экспериментальная зависимость предельных запираемых токов от сопротивления шунтирующей цепи при сопротивлении канала МОП-транзистора $R \sim 0.007 \Omega$. Хорошо видно, что уменьшение сопротивления ведет к существенному повышению значений предельных запираемых токов.

Таблица 2.

№ образца	Напряжение переключения U_{max} , V	Ток утечки I_0 , mA	Ток управления ($t_p = 80 \mu s$) I_g , mA	Напряжение в цепи управления U_g , V	R_{dif} цепи управления, m Ω	Максимальный запираемый ток ($t_p = 80 \mu s$) I_A , A	Прямое падение напряжения U_c , V (при $I = I_{max}$)
Толщина p -базы $W_p \cong 1.5 \mu m$							
1	1900	0.8	5.0	0.96	35	12	1.22
2	1800	0.3	3.0	0.93	40	15	1.19
3	1900	0.4	2.0	0.97	45	17	1.18
4	2100	0.2	1.5	1.02	44	17	1.21
5	1900	0.1	2.0	1.12	45	12	1.20
6	1950	0.1	2.5	1.10	39	14	1.24
Толщина p -базы $W_p \cong 1.7 \mu m$							
7	2200	0.2	12	1.05	30	20	1.37
8	1900	0.2	12	1.12	33	20	1.54
9	1900	0.1	10	1.08	29	16	1.42
10	1950	0.2	10	1.12	31	18	1.54
Толщина p -базы $W_p \cong 2.0 \mu m$							
11	1900	0.9	20	0.97	22	40	1.85
12	1750	0.6	25	0.96	19	35	1.78
13	1900	0.3	20	0.99	20	25	1.69
14	2050	0.2	17	0.95	25	30	1.68

В табл. 2 выборочно представлены основные статические параметры образцов из нескольких партий интегральных тиристорных чипов. Видно, что минимально необходимый для включения ток управления для всех чипов лежит в интервале 1.5–25 mA — это на один–два порядка меньше минимальных токов управления мощных тиристоров. Максимальные значения блокирующего напряжения близки к расчетным. Дифференциальные сопротивления цепи управления также соответствуют расчетным значениям, а малые прямые падения напряжения во включенном состоянии свидетельствуют о высоком уровне модуляции проводимости высокоомной n -базы.

Для исследования переходных процессов включения и выключения сконструирована специальная установка, блок-схема которой представлена на рис. 6. Двухтактная триггерная цепь обеспечивает включение тиристора подачей прямого смещения на электрод управления и его включение подачей управляющего импульса на затвор полевого транзистора.

Во включенном состоянии базовые слои тиристорной структуры заполнены электронно-дырочной плазмой, коллекторный переход смещен в прямом направлении, и через тиристор протекает прямой ток, определяемый значением анодного напряжения U_a и активной нагрузки R_d . Подача управляющего сигнала на затвор полевого транзистора обеспечивает эффективное шунтирование n^+p -эмиттерного перехода; инжекция электронов n^+p -эмиттером блокируется, и дырочный ток протекает по шунтирующей цепи, падение напряжения на которой меньше порога инжекции (~ 0.75 V) эмиттерного перехода. Это приводит к рассасыванию плазмы сначала

в p -базе, а затем и в приколлекторной части n -базы. Задержка и общая длительность переходного процесса спада тока зависят от концентрации плазмы и ее профиля вдоль n -базового слоя. Скорость выключения определяется временем жизни дырок в n -базе и количеством плазмы у анодного p^+n -перехода. Чем меньше их величина, тем меньше общая длительность процесса выключения.

На рис. 7, 8 приведены осциллограммы процесса переключения интегральных тиристорных чипов с различным временем жизни неосновных носителей τ_p в широкой слаболегированной n -базе (20 и 5 μs). Хорошо видно, что увеличение τ_p приводит к затягиванию спада тока („хвоста“) при выключении.

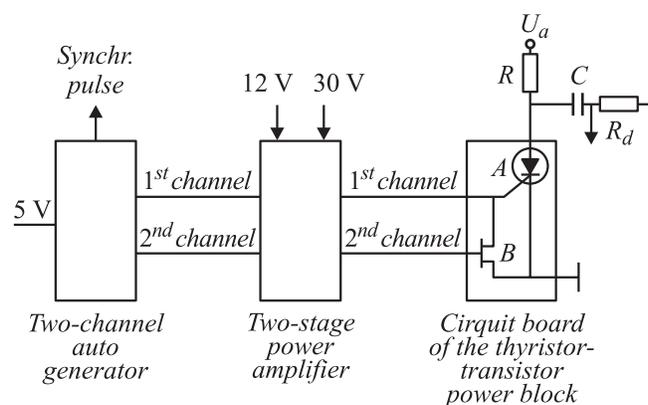


Рис. 6. Блок-схема экспериментальной установки исследования переходных процессов включения и выключения микроthyристорных чипов. А — интегральный тиристор; В — полевой транзистор.

Таблица 3.

№ образца	Время задержки включения $t_{d\text{ on}}, \mu\text{s}$	Время нарастания $t_0, \mu\text{s}$	Время задержки выключения $t_{d\text{ off}}, \mu\text{s}$	Время спада $t_s, \mu\text{s}$	Максимальный выключаемый ток I^{max}, A	Остаточное напряжение при $I^{\text{max}}, U_e, \text{V}$
Толщина p -базы $W_p \cong 1.5 \mu\text{m}$						
1	0.01–0.1	0.4	0.7	3	13	1.2
2	0.01–0.1	0.3	0.8	5	15	1.2
3	0.01–0.1	0.4	0.7	3.5	15	1.2
Толщина p -базы $W_p \cong 1.7 \mu\text{m}$						
4	0.01–0.1	0.6	0.6	2.5	16	1.4
5	0.01–0.1	0.5	0.5	2.1	18	1.6
6	0.01–0.1	0.5	0.5	2.2	25	1.6
Толщина p -базы $W_p \cong 2.0 \mu\text{m}$						
7	0.01–0.1	1.3	0.4	1.5	40	1.8
8	0.01–0.1	1.2	0.3	1.8	35	1.7
9	0.01–0.1	1.2	0.3	1.6	30	1.7

Переходные характеристики интегральных тиристоров также существенным образом зависят от конструктивных параметров управляющего n^+pn -транзистора. В табл. 3 выборочно представлены основные динамические параметры образцов из нескольких партий интегральных тиристоров. Время нарастания прямого тока при включении определялось как время нарастания основного тока I_A от уровня $0.1I_A$ до $0.9I_A$, время спада — как время спада основного тока I_A от уровня $0.9I_A$ до $0.1I_A$.

Полученные экспериментальные данные подтверждают полученную в расчетах [7] сильную зависимость от сопротивления растекания p -слоя времени задержки и спада тока при выключении, а также существенный рост значения максимального выключаемого тока при уменьшении этого сопротивления.

В целом исследование переходных процессов включения и выключения различных вариантов конструкции микротиристорных чипов показало, что типичное время нарастания прямого тока при включении составляло $t_0 \sim (20-30) \text{ ns}$; время установления включенного состояния $t_{d\text{ on}} \sim 0.3-1.4 \mu\text{s}$; время задержки выключения $t_{d\text{ off}} \sim 0.2-0.8 \mu\text{s}$; время спада прямого тока при запирации $t_s \sim 1-5 \mu\text{s}$; коммутационное время выключения $\sim 2.5 \mu\text{s}$. Максимальное значение выключаемого тока составило от 10 до 40 А в зависимости от параметра верхнего n^+pn -транзистора.

Энергия, затрачиваемая в цепи управления для выключения, очень мала и практически равна энергии выключения, которая требуется для зарядки емкости затвора и формирования канала управляющего МОП-транзистора. Этот транзистор может находиться во

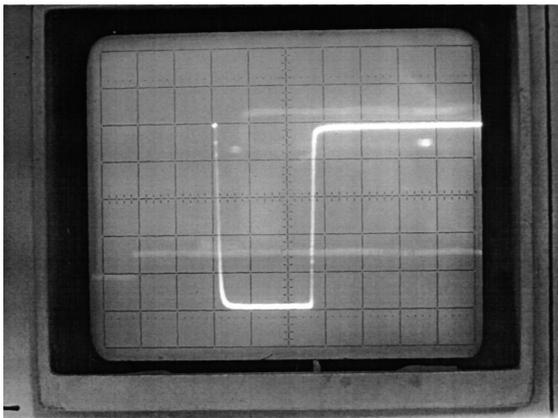


Рис. 7. Осциллограмма переходного процесса переключения интегрального тиристорного чипа. Коэффициент развертки канала горизонтального отклонения — $10 \mu\text{s}/\text{div}$. Коэффициент развертки вертикального отклонения — $5 \text{ A}/\text{div}$. Время жизни дырок в n -базе $\tau_p = 20 \mu\text{s}$.

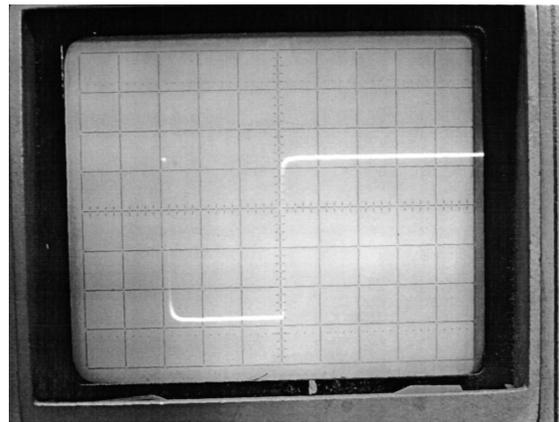


Рис. 8. Осциллограмма переходного процесса переключения интегрального тиристорного чипа. Коэффициент развертки канала горизонтального отклонения — $5 \mu\text{s}/\text{div}$. Коэффициент развертки вертикального отклонения — $7 \text{ A}/\text{div}$. Время жизни дырок в n -базе $\tau_p = 5 \mu\text{s}$.

Таблица 4.

№ образца	Максимальный выключаемый ток I^{\max} , А			Остаточное напряжение при максимальном токе U_c , В			Время выключения максимального тока t , μs		
	I	II	III	I	II	III	I	II	III
Толщина p -базы $W_p \cong 1.5 \mu\text{m}$									
1	12	25	25	1.32	1.53	1.51	1.5	1.55	2
2	14	22	22	1.24	1.46	1.43	1.8	1.9	2.2
3	15	25	25	1.25	1.55	1.52	1.6	1.6	2.1
Толщина p -базы $W_p \cong 1.7 \mu\text{m}$									
4	20	45	45	1.67	1.93	1.87	1.0	1.1	1.5
5	20	40	45	1.64	1.88	1.82	1.2	1.35	1.5
6	20	40	45	1.66	1.86	1.85	1.2	1.2	1.5
Толщина p -базы $W_p \cong 2.0 \mu\text{m}$									
7	40	80	60	1.85	2.34	2.25	0.8	0.9	0.8
8	35	65	60	1.78	2.21	2.12	0.8	0.9	0.8
9	25	55	45	1.69	1.93	1.86	1.0	1.12	1.2
10	22	60	45	1.68	1.91	1.83	1.0	1.14	1.2

Примечание. Режимы выключения: I — шунтирование тиристорного чипа МОП-транзистором; II — каскодное выключение тиристорного чипа; III — запираение током.

включенном состоянии в течение большей части рабочего цикла и выключаться непосредственно перед подачей включающего импульса за время протекания прямого тока. Это позволяет существенно увеличить устойчивость интегрального тиристора к резким всплескам напряжения (dU/dt -стойкость) в выключенном состоянии и улучшить температурную стабильность напряжения переключения.

Дополнительные функциональные возможности интегрального тиристора

Существенной особенностью интегрального тиристора является его многофункциональность — способность работать в различных режимах эксплуатации. В частности, он может быть выключен не только описанным выше способом — в режиме шунтирования n^+p -эмиттера внешним МОП-транзистором, — но и в режиме запираения импульсного тока в цепи управления, а также в режиме так называемого каскодного выключения.

Режим запираения током является основным для силовых запираемых тиристором (ЗТ) и подробно описан в [10–12] и др. Коэффициент выключения ЗТ, как правило, не превышает 3–4. Поскольку топология катодного эмиттера интегрального тиристора является более разветвленной, а характерный размер его элементарной ячейки на порядок меньше размера эмиттерной ячейки традиционного силового ЗТ, коэффициент выключения интегрального тиристора существенно выше. В наших экспериментах он имел значение от 8 до 15 при длительности запирающего импульса от 3 до 10 μs , а величина запираемого тока достигала 60 А и более, что в полтора–два раза выше, чем в режиме выключения шунтированием эмиттера внешним МОП-транзистором.

В каскодном варианте в анодную цепь интегральных тиристором дополнительно включен низковольтный МОП-транзистор [13]. При выключении (шунтировании всех эмиттерных элементов чипа внешним МОП-транзистором) одновременно происходит выключение МОП-транзистора в анодной цепи. Предельные выключаемые токи при использовании такого режима выключения достигали 80 А.

Предельные параметры переходных процессов переключения образцов из нескольких партий интегральных тиристорных чипов при разных режимах выключения выборочно представлены в табл. 4.

Из табл. 4 видно, что при использовании каскодного режима и режима выключения током эффективность процесса запираения увеличивается — амплитуды выключаемых токов достигают 80 и 60 А соответственно. Следует, однако, заметить, что режим выключения током является энергетически существенно более затратным, чем выключение внешним МОП-транзистором, а при каскодном режиме прямые потери в силовой цепи возрастают из-за падения напряжения на открытом МОП-транзисторе.

Возможность коммутации интегральным тиристором токов до 60 А и выше свидетельствует о его работоспособности при плотности тока вплоть до $\geq 500 \text{ A/cm}^2$. Эти значения более чем втрое превышают уровень плотности токов в IGBT-модулях.

Заключение

Экспериментальное исследование электрических характеристик чипов интегральных тиристором с внешним полевым управлением, конструкция и технология изготовления которых представлены в данной работе,

показало, что по своим статическим и динамическим параметрам эти приборы могут успешно конкурировать с наиболее массовым прибором современной силовой полупроводниковой электроники — биполярным транзистором с изолированным затвором (IGBT): рабочие плотности тока вдвое выше, а прямые падения напряжения во включенном состоянии заметно ниже в сравнении с IGBT того же класса напряжений (~ 2.5) kV. Идеология построения гибридных интегральных приборов с полевым управлением позволила разделить биполярную и полевую компоненты в комбинированной структуре высоковольтного полупроводникового ключа, что существенно упростило конструкцию и технологию его изготовления. Эти результаты показывают перспективность продолжения исследований в этом направлении с целью создания новой энергосберегающей элементной базы для современной силовой преобразовательной техники.

Работа выполнена при поддержке гранта РФФИ № 05-02-17827.

Список литературы

- [1] *Baliga B.J.* Power Semiconductor Devices. Boston: PWS Publishing Company, 1994. 600 p.
- [2] *Baliga B.J., Adler M.S., Love R.P., Gray P.V., and Zommer N.* // IEEE Trans. Electron Devices. 1984. Vol. ED-31. P. 821–828.
- [3] *Thapar N. and Baliga B.J.* // IEEE Symp. on Power Semiconductor Devices and Ics. 1994. Abstr. 4.3.
- [4] *Temple V.A.K.* // IEEE Trans. Electron Devices. 1986. Vol. ED-33. P. 1609–1618.
- [5] *Bauer F., Hollenbeck H., Stockmeier T., and Fichtner W.* // IEEE Electron Device Letters. 1991. Vol. EDL-12. P. 297–299.
- [6] *Bauer F., Halder E., Hoffman K., Haddon H., Roggwiller P., Stockmeier T., Burgler J., and Fichtner W.* // IEEE Trans. on Electron Devices. 1991. Vol. 38. N 7. P. 1605–1611.
- [7] *Temple V.A.K.* // Proc. Europ. Pulse Power Symp. Saint Louis, France. 2002. P. 19/1–19/3.
- [8] *Грехов И.В., Мнацаканов Т.Т., Юрков С.Н., Тандоев А.Г., Костина Л.С.* // ЖТФ. 2005. Т. 75. Вып. 7. С. 80–87.
- [9] *Грехов И.В., Мнацаканов Т.Т., Юрков С.Н., Тандоев А.Г., Костина Л.С.* // ЖТФ. 2006. Т. 76. Вып. 5. С. 76–81.
- [10] *Грехов И.В., Костина Л.С., Рожков А.В., Матвеев В.И., Зитта Н.Ф.* „Мощный интегральный тиристор с полевым управлением“. Патент № (21)2006120349/22 от 06.06.2006.
- [11] *Грехов И.В., Линийчук И.А.* Тиристоры, выключаемые током управления. М.: Энергоиздат, 1982.
- [12] *Блихер А.* Физика тиристоров / Пер. с англ. М.: Энергоиздат, 1981.
- [13] *Бономорский О.В., Воронин П.А.* // Электронные компоненты. 2002. № 6. С. 18–22.