

Элемент памяти на периодических наноразмерных Si/CaF₂ структурах

© Ю.А. Берашевич, А.В. Королев, А.Л. Данилюк, В.Е. Борисенко

Белорусский государственный университет информатики и радиоэлектроники,
220013 Минск, Белоруссия
e-mail: julia@nano.bsuir.edu.by

(Поступило в Редакцию 13 марта 2002 г.)

Предложен элемент памяти на основе периодической наноразмерной Si/CaF₂ структуры, в котором запись информации осуществляется путем захвата заряда на ловушечные состояния в диэлектрике (CaF₂). Высокий и низкий уровни сигнала в нем соответствуют току в максимуме и минимуме области отрицательного дифференциального сопротивления, возникающей в результате туннельно-резонансного переноса носителей заряда по уровню ловушек и диэлектрике. Быстродействие таких логических элементов определяется темпом активационного захвата носителей заряда на ловушечное состояние и темпом туннельного переноса носителей от одного состояния к следующему. Показано, что логические элементы на основе Si/CaF₂ структур и предложенный элемент памяти имеют диапазон рабочих температур 77–300 К, время переключения 10^{-12} – 10^{-10} с и возможность совмещения с кремниевой технологией изготовления интегральных микросхем.

Введение

Интерес к периодическим наноразмерным структурам, образующим систему квантовых ям, возник несколько десятилетий назад в связи с возможностью создания на их базе приборов с отрицательным дифференциальным сопротивлением на ВАХ таких структур [1–2]. В этом направлении интенсивно исследовались в основном полупроводники группы A^{III}B^V, где были достигнуты хорошие результаты при использовании резонансно-туннельного переноса носителей заряда [3]. Низкие рабочие температуры и сложность интеграции полупроводников A^{III}B^V с хорошо развитой кремниевой технологией изготовления интегральных микросхем явились причиной поиска новых направлений создания электронных приборов с отрицательным дифференциальным сопротивлением (ОДС).

Развитие кремниевой технологии позволило получить слой кремния нанометровой толщины, что привело к созданию наноразмерных периодических структур кремний/диэлектрик. В этих структурах кроме интенсивной люминесценции, характерной для наноразмерного кремния, были обнаружены эффекты гистерезиса ВАХ, сдвига нулевого тока и ОДС при комнатной температуре [4,5]. Дальнейшие исследования показали, что эти эффекты связаны с переносом носителей заряда через дискретные уровни ловушек в диэлектрике, приводящим к накоплению заряда в нем.

В наших предыдущих работах [6–8] было показано, что при совпадении энергии носителей заряда в потенциальной яме с положением уровня ловушек в диэлектрике наблюдается туннельно-резонансный перенос носителей заряда через этот уровень. Это подтверждено экспериментальными данными [9–11], свидетельствующими о резонансном характере переноса носителей заряда

в ряде периодических структур кремний/диэлектрик в диапазоне температур 77–300 К.

Целью данной работы явились разработка элемента памяти на периодических наноразмерных Si/CaF₂ структурах и теоретический анализ его функционирования.

Эквивалентная схема периодической структуры Si/CaF₂

Одним из важных методов моделирования характеристик твердотельных приборов в составе интегральных микросхем является разработка эквивалентной схемы базовой приборной структуры, пригодной для использования в стандартных программах схемотехнического моделирования.

В наших работах [6–8] проведено детальное описание переноса носителей заряда в периодических наноразмерных структурах кремний/диэлектрик с учетом следующих процессов: упругое туннелирование носителей заряда через потенциальный барьер, образованный диэлектриком, перенос носителей по ловушкам в диэлектрике, состоящий в активационном захвате носителей на ловушечные состояния из потенциальной ямы, образованной кремнием, и последующим их переносом туннельными переходами от одной ловушки к другой через слой диэлектрика. При этом максимальный темп переноса носителей заряда через структуру достигается при совпадении их энергии в яме с положением уровня ловушек, когда преобладает туннельно-резонансный перенос через ловушки. Идентичность ловушечных уровней в диэлектрике предполагает сохранение энергии и импульса переносимых таким образом носителей [8]. Это приводит к появлению области ОДС на ВАХ структур. Превышение уровня ловушек и уменьшение концентрации пустых ловушек нарушают условие резонанс-

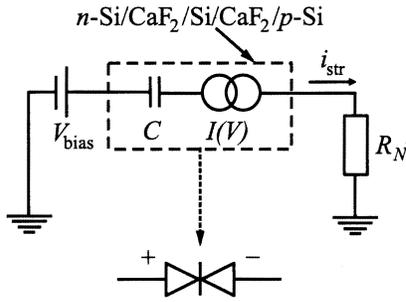


Рис. 1. Эквивалентная схема двухпериодной структуры Si/CaF₂.

ного переноса. Результаты моделирования туннельно-резонансного переноса носителей заряда в периодических структурах Si/CaF₂ показали [8], что уменьшение температуры снижает вероятность захвата носителей заряда на ловушки. В результате ток области ОДС снижается, происходит сдвиг максимума ОДС в сторону больших внешних смещений и растет вклад переноса носителей заряда по механизму упругого туннелирования. Однако вплоть до температуры 77 К отношение токов в максимуме и минимуме ОДС изменяется незначительно для ловушечных уровней в диэлектрике, расположенных вблизи зоны проводимости кремния. Ниже 77 К ОДС уменьшается и исчезает в результате доминирования вклада упругого туннелирования, которое слабо зависит от температуры.

Наличие области ОДС на ВАХ, обусловленной резонансным характером переноса носителей заряда в периодических наноразмерных структурах кремний/диэлектрик, открывает возможность создания логических устройств на их основе с двумя устойчивыми состояниями в максимуме и минимуме тока ОДС. При этом критическими параметрами являются отношение токов в максимуме и минимуме ОДС и скорость перехода системы из одного состояния в другое при изменении внешнего смещения. Результаты моделирования туннельно-резонансного переноса носителей заряда в периодических структурах кремний/диэлектрик показали [8], что указанное отношение растет с уменьшением числа периодов и максимально для двухпериодной структуры Si/CaF₂, так как для структур Si/SiO₂ его значение ниже из-за снижения высоты барьера, что увеличивает перенос носителей заряда по конкурирующему механизму упругого туннелирования.

При переносе носителей заряда через уровень ловушек в диэлектрике в зависимости от соотношения времен заряда и разряда ловушечных состояний в диэлектрике накапливается захваченный заряд [6–8]. Он перераспределяется и поляризуется внешним смещением, в результате чего образуется внутреннее поле, которое ведет к снижению протекающего через структуру тока. Это поле обуславливает сдвиг нулевого тока относительно нулевого потенциала и гистерезис ВАХ [4,5].

Резонансный характер переноса носителей заряда и накопление захваченного заряда в диэлектрике, определяющего емкостные характеристики структур, позволяет описать двухпериодную Si/GaF₂ структуру эквивалентной схемой, представленной на рис. 1. Здесь V_{bias} — источник напряжения; $I(V)$ — источник тока, управляемый напряжением и представляющий собой активную область исследуемой структуры; C — емкость двухпериодной структуры; R_N — сопротивление нагрузки. Данную приборную структуру можно классифицировать как аналог резонансно-туннельных приборов на базе полупроводников A^{III}B^V [3].

Для моделирования протекающего в структуре тока примем следующие допущения. Пренебрегаем переносом носителей по механизму упругого туннелирования, который учитывался разработанной модели [8]. Учитываем перенос по двум уровням ловушек, один из которых определяет туннельно-резонансный перенос и расположен на $E_{t1} = 0.08 \text{ eV}$ выше зоны проводимости кремния, второй уровень $E_{t2} = 0.5 \text{ eV}$ определяет ток через структуру при условиях заполнения первого уровня ловушек. Падение потенциала на одном периоде структуры кремний/диэлектрик равно $V = V_{\text{bias}}/N$, где N — число слоев диэлектрика.

Исходя из принятых предположений получено выражение для плотности тока в структуре

$$J_n(V)/J_{n0} = (U_{(n)} - E_{t1} - V \cdot a/d_D)^{-0.5 \cdot m} \times E_1 \cdot \frac{1}{W(V)^{-1} + E_1} \cdot \left[\frac{1}{1 + W(V)E_1} + E_2 \frac{1}{E_1} \left[\frac{W(V)^{-1} + E_1}{W(V)^{-1} + E_2} \right] \times \left[\frac{U_{(n)} - E_{t2} - V \cdot a/d_D}{U_{(n)} - E_{t1} - V \cdot a/d_D} \right]^{-0.5 \cdot m} \right], \quad (1)$$

где d_D — толщина диэлектрика; a — расстояние между m ловушками на траектории движения носителей заряда по уровню ловушек, равное $a = d_D/m$; $U_{(n(p))}$ — высота потенциального барьера для электронов и дырок; $E_{1(2)}$, $W(V)$ описываем следующим образом:

$$E_{1(2)} = \exp(-qE_{t1(2)}/k_B T), \quad (2)$$

$$W(V) = \exp\left(\frac{qV}{k_B T}\right), \quad (3)$$

$$J_0 = J_{n0} + J_{p0} = S v_T N_t q d_D p_m (n_0 + p_N). \quad (4)$$

Здесь S — сечение захвата носителей заряда на ловушку; v_T — тепловая скорость носителей заряда в потенциальной яме [8]; n_0 , p_N — концентрация электронов и дырок на противоположных инжектирующих их контактах соответственно; N_t — концентрация ловушек в диэлектрике; k_B — постоянная Больцмана; T — температура; q — заряд электрона; p_m — вероятность расположения m ловушек на траектории движения носителей заряда через диэлектрик [12,13]. Уравнение для плотности дырочного тока записывается аналогично (1).

Проведено моделирование ВАХ двухпериодной структуры Si/CaF₂ с использованием параметров, приведенных в таблице. Результаты моделирования источника тока $I(V)$ в эквивалентной схеме (рис. 1) показывают хорошее согласование с моделированием переноса носителей по кинетической модели [8] для стационарного режима (рис. 2).

Параметрами эквивалентной схемы, определяющими переходные процессы в ней, являются время заряда и время разряда емкости C . Эти времена определяют быстродействие прибора при подаче входного сигнала. В качестве такого сигнала для цифровых схем используем идеализированный (без учета нарастания переднего фронта и спада заднего фронта) импульс со следующими

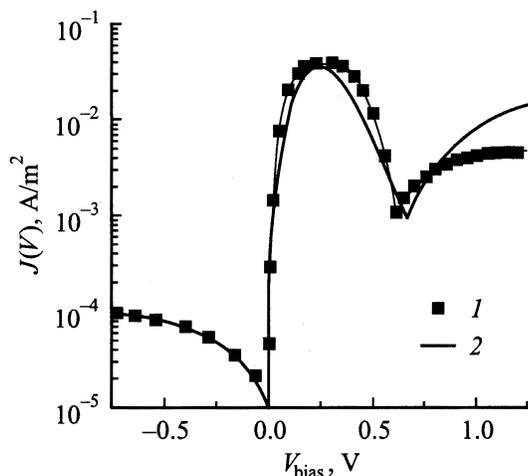


Рис. 2. ВАХ двухпериодной структуры Si/CaF₂; 1 — расчет по модели [8], 2 — с помощью эквивалентной схемы.

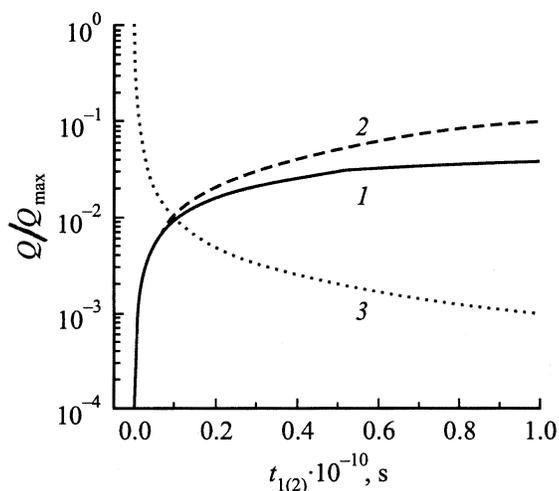


Рис. 3. Скорость заполнения и разряд ловушечных состояний в зависимости от длительности импульсного сигнала $V_{\text{imp}} = 0.5$ V. Q_{max} — максимальная плотность заряда, которая может быть захвачена в структуре. 1, 2 — заряд ловушек с энергией $E_{i1} = 0.08$ и $E_{i2} = 0.5$ eV соответственно; 3 — разряд ловушек.

Параметры, используемые для моделирования эквивалентной схемы двухпериодной Si/CaF₂ структуры

Параметр	Значение
Толщина слоя диэлектрика и кремния	1.4 nm
Концентрация ловушек в диэлектрике	10^{24} m^{-3}
Концентрация электронов на электронном контакте n_0	10^{25} m^{-3}
Концентрация дырок на дырочном контакте p_N	10^{25} m^{-3}
Сечение захвата носителей заряда на ловушечное состояние	10^{-23} m^2
Высота барьера для электронов и дырок	3.3, 7.6 eV [14]
Число ловушек в диэлектрике на траектории движения носителей	2
Положение первого и второго уровня ловушек в диэлектрике относительно дна потенциальной ямы	0.08, 0.5 eV [5,9]
Температура	300 K

параметрами: длительность t_1 , задержка импульса t_2 . В результате ток, протекающий через емкость C и зависящий от длительности приложенного импульса смещения $t_{1(2)}$, определяется как

$$i_C(t) = V_{\text{imp}} C \int_0^t \exp(-t/\tau) dt, \quad (5)$$

где τ — время, характеризующее заряд (разряд) ловушечных состояний в диэлектрике; $t = t_1$ для случая заряда емкости C ; $t = t_2$ в случае ее разряда.

В рамках предложенной модели переноса носителей заряда через периодическую структуру кремний/диэлектрик [8] время заряда емкости C определяется темпом активационного захвата носителей заряда на ловушки в диэлектрике, а разряд — туннельно-резонансным переносом носителей заряда по ловушкам. Так как постоянная времени τ определялась нами исходя из темпа захвата и переноса носителей заряда по ловушкам (выражение (4)), то она включает полное сопротивление структуры. На основании описанных положений проведено моделирование процессов заряда и разряда емкости C двухпериодной структуры Si/CaF₂ [8]. В режиме заряда амплитуда импульса определяется в соответствии с максимумом тока в пике ОДС и выбиралась равной 0.5 V (рис. 3). Результаты моделирования переходных процессов в структуре с двумя уровнями ловушек в диэлектрике, расположенными на $E_{i1} = 0.08$ eV и $E_{i2} = 0.5$ eV выше зоны проводимости кремния, представлены на рис. 3. Время накопления заряда в емкости C , зависящее от положения уровня ловушек в диэлектрике относительно дна квантовой ямы, составляет для первого уровня 10^{-10} s, а для

второго — 10^{-8} s. Время разряда и заряда в емкости составляет порядка 10^{-10} s для обоих уровней ловушек. Равенство времен разряда накопленного заряда на уровнях ловушек с различной энергией обуславливается слабой зависимостью темпа туннелирования носителей заряда от одной ловушки к другой с ростом высоты потенциального барьера, когда ширина этого барьера соизмерима с постоянной решетки материала [8].

В результате увеличения реактивного сопротивления цепи при заряде емкости C величина протекающего по цепи тока уменьшается. Как показали результаты моделирования, в диапазоне длительности импульсного сигнала 10^{-10} s происходит снижение тока почти в 20 раз, что обуславливает уменьшение отношения токов в максимуме и минимуме ОДС. При увеличении длительности сигнала спад тока прекращается в результате заполнения первого уровня ловушек в диэлектрике $E_{r1} = 0.08$ eV.

Таким образом, установлено, что двухпериодная наноразмерная Si/CaF₂ структура с несимметричной ВАХ (рис. 2), определяемой полярностью внешнего смещения, может быть положена в основу логических схем, использующих два устойчивых состояния тока в максимуме и минимуме области ОДС в качестве высокого и низкого уровня сигнала. Предложенная эквивалентная схема двухпериодной структуры Si/CaF₂ может быть использована для схемотехнического моделирования этой структуры в составе различных интегральных микросхем.

Элемент памяти, использующий зарядовые свойства периодических Si/CaF₂ структур

На основе зарядовых свойств структуры Si/CaF₂ в данной работе предлагается реализовать динамическую ячейку для хранения информации, в которой заряд слоев диэлектрика характеризуемый емкостью C служит битом информации. В этом случае наличие заряда в диэлектрике соответствует логической единице, а его отсутствие — нулю. Причем предлагается совместить выполнение логических операций, рассмотренных выше, с хранением информации в одной структуре. Однако при этом требуется соблюдение некоторых условий для стабилизации функционирования динамической ячейки памяти, а именно увеличения плотности хранимого заряда в ячейке и снижения эффекта накопления заряда в переключающих элементах.

Накопление заряда в каждом слое диэлектрика ограничено концентрацией ловушек, определяющих максимально возможную плотность захваченного в слое заряда Q_{\max} , поэтому для всей структуры эта плотность определяется как $N \cdot Q_{\max}$ при условии сохранения падения потенциала на одном слое диэлектрика. И при увеличении числа периодов структуры плотность хранимого заряда в ней растет, однако это ведет к

необходимости увеличения прикладываемого внешнего смещения к структуре. Одним из способов устранения этого недостатка является параллельное соединение двухпериодных структур Si/GaF₂ при этом потребляемая мощность ячейки памяти не увеличивается.

Поляризация захваченного заряда внешним потенциалом при переносе носителей через ловушки в диэлектрике в структуре приводит к появлению внутреннего поля. При уменьшении внешнего потенциала это поле контролирует процессы переноса в структуре. Данная закономерность положена нами в основу записи информации в ячейке памяти. Величина потенциала, создаваемого внутренним полем в структуре, определяется как

$$\Delta V = \frac{Q}{C} = \frac{2q}{\epsilon_D} [N_e w_e (d_D - w_e) + N_p w_p (d_D - w_p)], \quad (6)$$

где w_e, w_p — толщина слоя в диэлектрике, в котором накапливаются захваченные электроны и дырки; ϵ_D — относительная диэлектрическая проницаемость диэлектрика; N_e, N_p — концентрация захваченных электронов и дырок на ловушки в диэлектрике, которые, как и w_e, w_p , достигают насыщения при превышении энергии носителей заряда в яме энергетического положения ловушек в диэлектрике; максимальное значение ΔV достигается при частичном заполнении ловушечных состояний, т.е. при условии $w_e = d_D/2$ (выражение (6)).

Из результатов экспериментальных исследований следует, что при увеличении толщины слоя диэлектрика значение ΔV растет [4]. В то же время уменьшение его толщины обуславливает рост темпа туннельно-резонансного переноса носителей заряда через уровень ловушек и увеличение отношения тока J_{\max}/J_{\min} в максимуме и минимуме ОДС [8]. Результаты моделирования

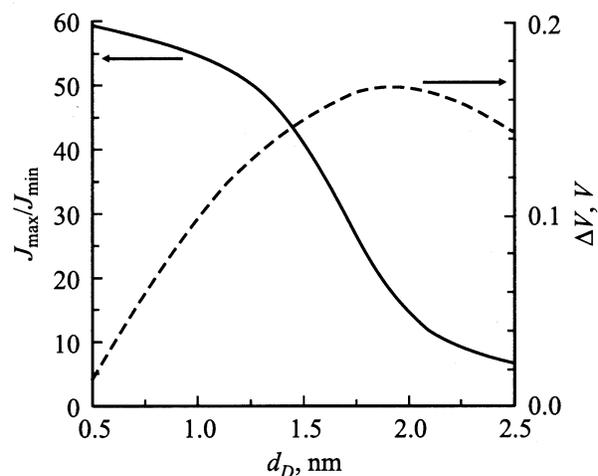


Рис. 4. Зависимость отношения токов в максимуме и минимуме ОДС и потенциала ΔV от толщины диэлектрика при условии постоянства падения внешнего потенциала на слоях диэлектрика.

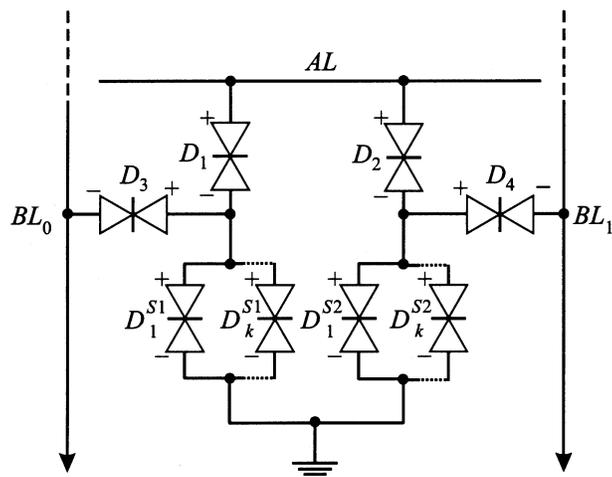


Рис. 5. Эквивалентная схема ячейки памяти.

зависимости J_{\max}/J_{\min} и падения потенциала ΔV (6) для двухпериодной Si/CaF₂ структуры при изменении толщины диэлектрика, полученные с помощью выражений (1)–(4), (6) и модели [8], представлены на рис. 4.

На основе установленных закономерностей предложена эквивалентная схема ячейки памяти на базе туннельно-резонансных двухпериодных Si/CaF₂ структур (рис. 5). Полученные зависимости отношения J_{\max}/J_{\min} и ΔV от толщины диэлектрика (рис. 4) позволяют выбрать толщины слоев диэлектрика элементов, выполняющих хранение информации и логические операции. Толщина слоя диэлектрика переключающих диодов D_1 – D_4 выбирается равной 0.5–1.0 nm, для элементов, осуществляющих хранение информации $D_k^{S1(2)}$, — 2 nm. Значение k , определяющее число диодов $D_k^{S1(2)}$, необходимое для записи логической единицы, составляет 3–4 при выбранных параметрах структуры. Причем площадь этих диодов не является критическим параметром и может быть сколь угодно малой (порядка нескольких нанометров) вследствие зависимости величины потенциала ΔV только от толщины слоя диэлектрика.

В режиме записи сигнала в предложенной ячейке памяти (рис. 5) на адресную шину (AL) подается импульсный сигнал V_{imp} с амплитудой 1 V, а на разрядные шины ($BL_{1,0}$) подаются взаимно противоположные уровни сигнала порядка 1 и 0.2 V, соответствующие логической единице и нулю. При уровне сигнала на разрядной шине BL_1 , соответствующем логической единице, переключающий диод D_4 заперт и происходит накопление заряда в D_k^{S2} — запись логической единицы, в то время как диод D_3 открыт и D_k^{S1} остается незаряженной — записывается логический нуль. При считывании информации из ячейки памяти на адресную шину подается сигнал 0.2 V и при наличии падения потенциала $\Delta V = 0.6$ – 0.8 V в D_k^{S2} открывается переключающий диод D_4 и на разрядную шину BL_1 подается логическая единица, а на BL_0 — нуль (рис. 5).

Как показали результаты моделирования (рис. 3), характерное время протекания переходных процессов в двухпериодной Si/CaF₂ структуре лежит в диапазоне 10^{-12} – 10^{-10} s и может быть уменьшено путем частичного заряда емкости C и ее разряда, что также позволяет считать записанную информацию несколько раз.

Такая скорость переключения и возможность реализации наноразмерной ячейки памяти являются перспективными для использования предложенного элемента памяти в сверхбыстродействующих интегральных микросхемах.

Заключение

Предложены логические элементы на основе периодических Si/CaF₂ структур, характеризующиеся туннельно-резонансным переносом носителей заряда через уровень ловушек в диэлектрике. Разработана эквивалентная схема этой структуры и проведено моделирование ее ВАХ и переходных процессов в ней. Эквивалентная схема включает в себя источник тока, управляемый напряжением, с помощью которого проводится описание туннельно-резонансного переноса через ловушки носителей заряда и емкость, учитывающую накопление заряда в диэлектрике. Показано, что времена заряда и разряда емкости лежат в диапазоне 10^{-12} – 10^{-10} s.

Разработана эквивалентная схема ячейки памяти, где хранение информации осуществляется с помощью емкостей параллельно включенных туннельно-резонансных структур Si/CaF₂, количество которых устанавливается в результате расчета величины внутреннего поля в структуре, создаваемого захваченным в слое диэлектрика в каждой структуре.

Преимуществами предложенных приборов являются диапазон рабочих температур 77–300 K, возможность работы при скорости переключения 10^{-12} – 10^{-10} s и возможность совмещения с кремниевой технологией изготовления интегральных микросхем.

Работа выполнена в рамках Межвузовской программы „Наноэлектроника“ и проекта (№ Т99-102) Фонда фундаментальных исследований республики Беларусь.

Список литературы

- [1] Esaki L. // Phys. Rev. 1958. Vol. 109. P. 63–69.
- [2] Tsu R., Esaki L. // Appl. Phys. Lett. 1973. Vol. 22. N 11. P. 562–564.
- [3] Smith C.G. // Rep. Prog. Phys. 1994. Vol. 59. P. 235–241.
- [4] Ioannou-Sougleridis V., Nassiopoulou A.G., Arnaud d'Avitaya F., et al. European projects. *Silicon Modules for Integrated Light Engineering*. Marseille, 2000. 133 p.
- [5] Ioannou-Sougleridis V., Ouisse T., Nassiopoulou A.G. et al. // J. Appl. Phys. 2001. Vol. 89. N 1. P. 610–618.

- [6] Берашевич Ю.А., Данилюк А.Л., Холод А.Н., Борисенко В.Е. // ФТП. 2001. Т. 35. № 1. С. 110–119.
- [7] Берашевич Ю.А., Данилюк А.Л., Холод А.Н., Борисенко В.Е. // ФТП. 2002. Т. 36. № 1. С. 91–96.
- [8] Берашевич Ю.А., Данилюк А.Л., Борисенко В.Е. // ФТП. 2002. Т. 36. № 6. С. 718–723.
- [9] Paul D.J., See P., Zozoulenko I.V. et al. // Appl. Phys. Lett. 2000. Vol. 77. N 11. P. 1653–1655.
- [10] Watanabe M., Funayama T., Teraji T., Salamatki N. // J. Appl. Phys. 2000. Vol. 39. N 10b. P. L716–L719.
- [11] Watanabe M., Aoki Yu., Saito W., Tsuganazawa M. // J. Appl. Phys. 2000. Vol. 38. N 2. P. L116–L118.
- [12] Chen K.J., Waho T., Maezawa K., Yamamoto M. // IEEE Electron Device Lett. 1996. Vol. 17. N 6. P. 309–311.
- [13] Курпиченко В.Я. // ЖЭТФ. 1999. Т. 116. Вып. 3. С. 1048–1057.
- [14] Cuberes M.T., Bauer A., Wen H.J. et al. // J. Vac. Sci. Technol. B. 1994. Vol. 12. P. 2646–2652.