

Влияние многослойного полевого электрода на степень выраженности эффекта квазинасыщения вольт-амперных характеристик мощных сверхвысокочастотных латеральных транзисторов

© Р.П. Алексеев, П.Л. Куршев, А.Н. Цоцорин

Акционерное общество „Научно-исследовательский институт электронной техники“,
394033 Воронеж, Россия

E-mail: arp@niiet.ru

Поступила в Редакцию 10 октября 2022 г.

В окончательной редакции 8 ноября 2022 г.

Принята к публикации 8 ноября 2022 г.

Проведено моделирование Laterally Diffused Metal Oxide Semiconductors-транзисторных структур с двух- и трехслойным полевым электродом. На обеих структурах была оценена степень выраженности эффекта квазинасыщения выходных вольт-амперных характеристик. Показано, что новая конструкция трехслойного полевого электрода позволяет существенно ослабить эффект квазинасыщения.

Ключевые слова: мощные СВЧ транзисторы, LDMOS-технология, квазинасыщение вольт-амперной характеристики.

DOI: 10.21883/FTP.2022.11.54260.9975

1. Введение

LDMOS (Laterally Diffused Metal Oxide Semiconductors) транзисторы являются наиболее совершенными приборами на основе кремния среди дискретных мощных сверхвысокочастотных (СВЧ) транзисторов [1]. Их область применения включает в себя: базовые станции сотовой системы связи, радиопередатчики сигналов P-, L-, S-диапазонов частот, передатчики телевизионных сигналов стандартов DVB-T/DVB-T2, радиолокационные станции наземного и воздушного базирования, систем навигации и др. Несмотря на прогнозируемое вытеснение LDMOS-технологии приборами на основе новых полупроводниковых материалов, в частности нитриде галлия, данные технологии продолжают сосуществовать и конкурировать. Преимуществами LDMOS-транзисторов выступают меньшая стоимость при довольно высоких энергетических параметрах [2] и отработанность технологии производства. Зарубежные производители СВЧ транзисторов не только сохраняют за LDMOS-технологией традиционно сильные позиции в нише приборов с рабочими частотами до 2 ГГц, но и планируют расширить область применения LDMOS-транзисторов до частот 12 ГГц [3], которые часто ассоциируются уже с приборами на основе нитрида галлия. Примечательно, что эти же производители обладают и линейкой приборов на основе нитрида галлия [4].

Квазинасыщение (англ. Quasi-saturation) вольт-амперных характеристик (ВАХ) является негативным эффектом, возникающим в процессе протекания тока в LDMOS-транзисторе. Возникновение квазинасыщения является следствием эффекта Кирка (англ. Kirk Effect) [5]. Кратко эффект Кирка можно описать следую-

щим образом. При повышении напряжения на затворе U_g при фиксированном напряжении стока U_d из канальной области в относительно слабо легированную область стока (далее LDD-область — Lightly Doped Drain) инжектируется все больше электронов. При определенном U_g плотность носителей n превысит концентрацию легирующей примеси в LDD-области N_{LDD} . Это приведет к снижению напряженности электрического поля E в LDD-области у края затвора и росту E на границе LDD/ n^+ -сток. Рост поля у DE вызывает насыщение скорости электронов.

Другой, не менее важной, причиной насыщения выступает экранирование поля стока, сопровождающее эффект Кирка. По мере роста n суммарное поле инжектированных носителей начинает экранировать канальную область от напряжения на стоке. Таким образом повышение напряжения на затворе уменьшает тянущее поле стока, что в конечном итоге вызывает насыщение переходной ВАХ, даже если скорость носителей далека от насыщения. В совокупности эффект Кирка и экранирование стока вызывают квазинасыщение ВАХ [6,7].

Сильно выраженное квазинасыщение влечет за собой ряд проблем, способных привести к ухудшению параметров СВЧ транзисторов и устройств на их основе. Показано, что снижение эффекта квазинасыщения положительно сказывается на надежности СВЧ транзисторов [8] и на устойчивости транзистора к пробоем через паразитный биполярный транзистор [9].

В статье [10] было указано, что наиболее эффективным способом снижения степени выраженности квазинасыщения является совершенствование полевого электрода (англ. GFP — Grounded Field Plate), далее ПЭ. В настоящее время отечественная промышленность

проводит усовершенствование технологии изготовления LDMOS-транзисторных кристаллов, результатом которого ожидается внедрение трехслойного ПЭ. Данная статья посвящена рассмотрению последствий внедрения трехслойного ПЭ с точки зрения подавления эффекта квазинасыщения.

2. Методика эксперимента

Для выявления влияния трехслойного ПЭ на степень выраженности квазинасыщения выходной ВАХ в среде приборно-технологического проектирования Sentaurus TCAD была построена модель мощного СВЧ LDMOS-транзистора. Данная модель основана на реальной технологии изготовления транзисторных кристаллов данного типа и включает в себя моделирование всех основных технологических операций создания LDMOS-структуры от эпитаксиального наращивания до нанесения пассивации.

Для создания указанной модели использовались следующие программные модули из состава пакета Sentaurus TCAD:

- Sentaurus Process (SProcess) — для моделирования LDMOS-транзисторной структуры;
- Sentaurus Device (SDevice) — для расчета электрофизических процессов, протекающих в модели LDMOS-структуры, и построения ВАХ;
- Inspect — для расчета электрических параметров, выступающих в роли критериев степени выраженности квазинасыщения.

В качестве критерия степени выраженности квазинасыщения используется параметр ΔI_d , названный относительным приращением тока стока и рассчитываемый по формуле

$$\Delta I_d = \frac{I_d(U_d = 40 \text{ В}) - I_d(U_d = 20 \text{ В})}{I_d(U_d = 20 \text{ В})},$$

где I_d — ток стока.

Данный критерий позволяет оценить отклонение ВАХ от идеального насыщения (полное отсутствие зависимости тока стока от напряжения на стоке). Для транзистора с идеальным насыщением $\Delta I_d = 0$ и, соответственно, чем значение ΔI_d больше, тем сильнее выражено квазинасыщение. Выбор точки $U_d = 20 \text{ В}$ обусловлен тем, что при данном напряжении ВАХ транзистора без учета эффекта квазинасыщения гарантированно достигает идеального насыщения. Точка $U_d = 40 \text{ В}$ выбрана из соображений удобства. Нормирование на значение тока стока позволяет сравнивать приращения тока стока при разных уровнях тока стока и, соответственно, U_g .

3. Результаты эксперимента

На основе разработанной модели были рассмотрены три варианта LDMOS-транзисторной структуры. Первый вариант представляет собой классическую конструкцию

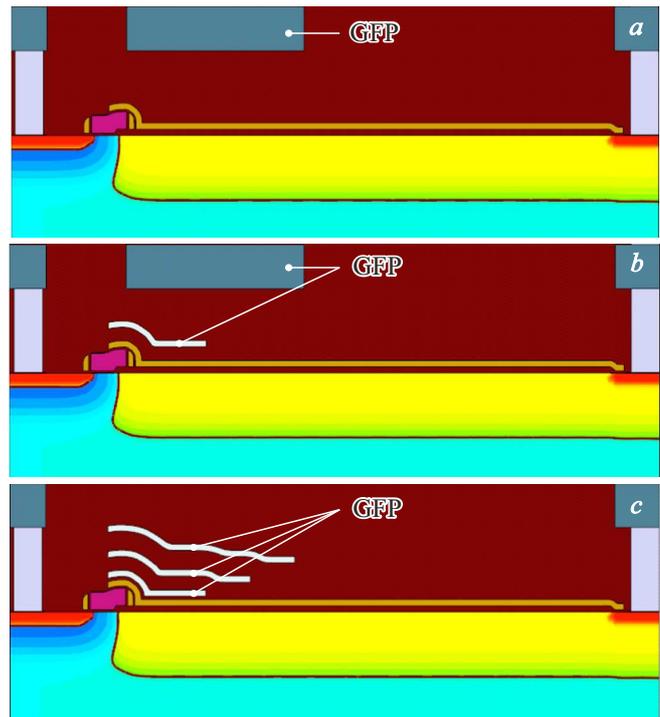


Рис. 1. Построенная в Sentaurus TCAD модель LDMOS-структуры с классическим ПЭ (а); двухслойным ПЭ (б); трехслойным ПЭ (с).

LDMOS-транзистора, включающую простой однослойный ПЭ, выполненный в первом слое токоведущего металла (рис. 1, а). Второй вариант — более совершенная конструкция, в которой добавлен слой ПЭ, расположенный вблизи поверхности кремниевой подложки и выполненный в тонком слое тугоплавкого металла (рис. 1, б). Наконец, третий вариант — разрабатываемая в настоящий момент конструкция трехслойного ПЭ (рис. 1, с).

ПЭ разных конструкций характеризуются разным полевым воздействием на расположенный под ними участок LDD-области. Это приводит к тому, что в каждой конструкции оптимальная концентрация примеси в LDD-области, т.е. концентрация, при которой наблюдается максимально возможный уровень напряжения пробоя сток-исток, различается. Для классического ПЭ она составляет $6.0 \cdot 10^{16} \text{ см}^{-3}$, для двухслойного ПЭ — $7.6 \cdot 10^{16} \text{ см}^{-3}$, для трехслойного ПЭ — $8.3 \cdot 10^{16} \text{ см}^{-3}$ (здесь и далее подразумевается концентрация на пике распределения, для всех конструкций энергия легирования и режим разгонки идентичны). Напряжение пробоя сток-исток при оптимальной концентрации в указанных случаях составляет 116, 123 и 124 В соответственно.

Для всех вариантов были построены семейства выходных ВАХ при напряжениях на затворе (3–12) В и рассчитаны относительные приращения тока стока ΔI_d . При сравнении значений ΔI_d стоит иметь в виду, что величина N_{LDD} сама по себе влияет на степень выражен-

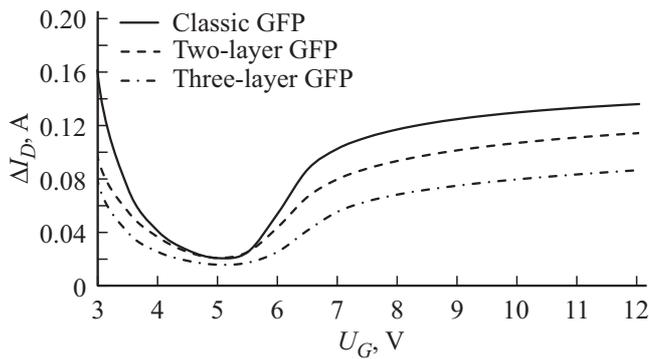


Рис. 2. Сравнение относительных приращений тока стока LDMOS-структур разной конструкции при оптимальных N_{LDD} .

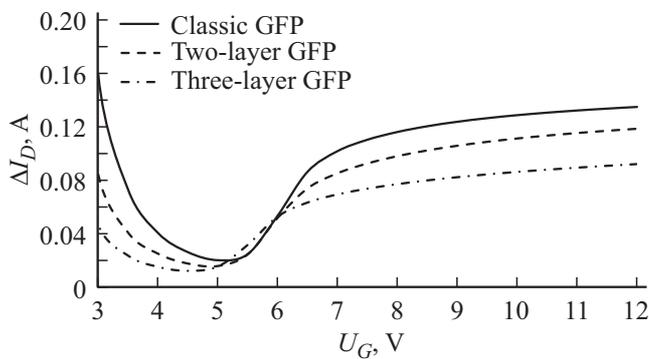


Рис. 3. Сравнение относительных приращений тока стока LDMOS-структур разной конструкции при $N_{LDD} = 6.0 \cdot 10^{16} \text{ cm}^{-3}$.

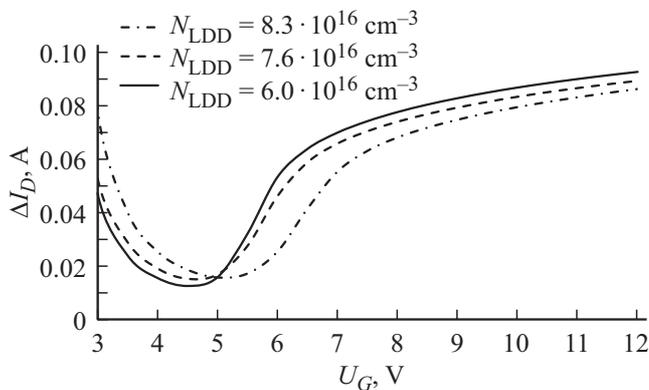


Рис. 4. Сравнение относительных приращений тока стока LDMOS-структур с трехслойным ПЭ при разных N_{LDD} .

ности квазинасыщения. С учетом сказанного сравнение рассматриваемых конструкций по уровню ΔI_d было приведено как при N_{LDD} , соответствующих оптимальной концентрации для каждой конструкции (рис. 2), так и при одинаковой $N_{LDD} = 6.0 \cdot 10^{16} \text{ cm}^{-3}$ (рис. 3).

Для оценки влияния N_{LDD} на степень выраженности квазинасыщения на рис. 4 приведены зависимости ΔI_d от напряжения на затворе для конструкции с трехуровневым ПЭ.

4. Обсуждение результатов

Исходя из полученных данных (рис. 2) внедрение в конструкцию LDMOS-транзистора трехслойного ПЭ по сравнению с конструкцией с двухслойным ПЭ позволяет снизить относительное приращение тока стока в зависимости от уровня U_g на (20–60)% (среднее снижение — 38%). Это говорит о значительном снижении выраженности квазинасыщения.

При этом сравнивая данные на рис. 2 и 3, можно сделать вывод, что основную роль в снижении ΔI_d сыграло именно внедрение трехслойного ПЭ, а не сопутствующее этому повышение концентрации примеси в LDD-области, хотя в предыдущем исследовании считалось обратное [10]. Это расхождение вызвано тем, что в раннем исследовании рассматривался только классический вариант ПЭ, обладающий относительно слабым полем воздействием на LDD-область. Также вывод об относительно слабом влиянии N_{LDD} на квазинасыщения подтверждают данные рис. 4 — в области значений U_g от порогового напряжения до напряжения, соответствующего точке минимума ΔI_d (далее $U_{g \text{ qs min}}$), повышение N_{LDD} даже приводит к росту ΔI_d . В целом же при совмещении графиков по точкам $U_{g \text{ qs min}}$, изменение N_{LDD} с $6.0 \cdot 10^{16}$ до $8.3 \cdot 10^{16} \text{ cm}^{-3}$ (что соответствует повышению дозы легирования на 40%) приводит к падению ΔI_d лишь на (10–20)%.

Смещение точки $U_{g \text{ qs min}}$ при повышении N_{LDD} объясняется смещением уровня напряжения на затворе, при котором происходит эффект Кирка. $U_{g \text{ qs min}}$ соответствует ситуации, когда эффект Кирка уже начал проявляться, но еще не перешел в свою терминальную стадию, и напряженность поля E распределена вдоль LDD-области относительно равномерно [7]. В свою очередь, именно от N_{LDD} зависит, при каком уровне инжекции электронов из канала (и соответственно U_g) начнет проявляться эффект Кирка, так как необходимым начальным условием для его возникновения является превышение концентрации инжектированных электронов над концентрацией примеси в LDD-области.

Объяснение того, почему внедрение трехслойного ПЭ способствует уменьшению степени выраженности квазинасыщения, заключается в более сильном поле воздействии трехслойного ПЭ, вызывающем перераспределение E вдоль LDD-область. При напряжениях $U_g = U_{g \text{ qs min}}$ и ниже (рис. 5) ПЭ подавляет острый пик напряженности у края затвора и формирует дополнительные пики, соответствующие краям ПЭ. Благодаря этому участок LDD-области, где скорость электронов достигает насыщения, увеличивается, что способствует уменьшению приращения тока стока. При напряжениях выше $U_{g \text{ qs min}}$ (рис. 6) ПЭ ослабляет эффект Кирка, препятствуя спаду напряженности поля у края затвора. Описанные эффекты справедливы для ПЭ всех рассматриваемых конструкций, однако в силу большего полевого воздействия в конструкции с трехслойным ПЭ они выражены сильнее. Это хорошо заметно на рис. 5 и 6:

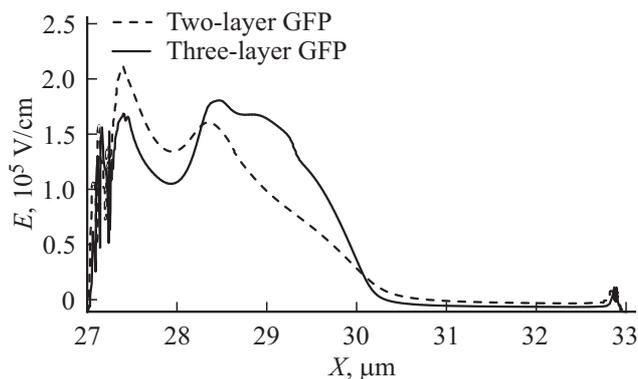


Рис. 5. Распределение E вдоль LDD-области; $U_G = 4$ В, $U_C = 40$ В.

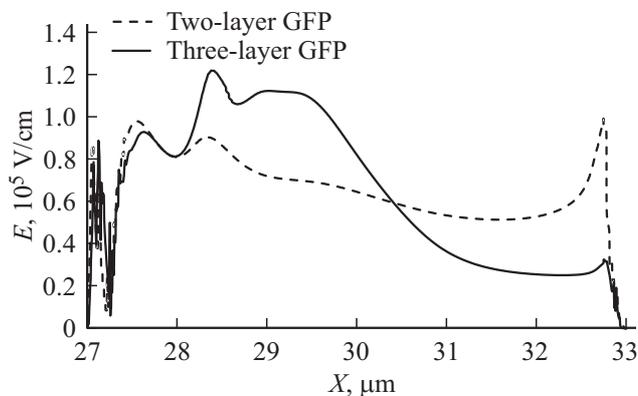


Рис. 6. Распределение E вдоль LDD-области; $U_G = 6$ В, $U_C = 40$ В.

пики E , соответствующие краям ПЭ, в случае трехслойного ПЭ всегда выше, чем в случае двухслойного.

По рис. 6 может сложиться впечатление, что распределение поля в случае двухслойного ПЭ является более равномерным и потому должно соответствовать меньшему ΔI_d . Однако такое распределение приводит к тому, что дрейфовая скорость электронов не достигает полного насыщения. В первом приближении можно принять, что полное насыщение дрейфовой скорости начинается с $E = 10^5$ В/см. На рис. 6 видно, что напряженность поля практически по всей длине LDD-области в случае двухслойного ПЭ ниже значения 10^5 В/см.

5. Заключение

Проведенное моделирование показало, что:

- использование конструкции LDMOS-структуры с трехслойным ПЭ позволяет существенно снизить степень выраженности квазинасыщения по сравнению с существующей конструкцией;

- снижение степени выраженности квазинасыщения происходит благодаря более сильному полемому воздействию и повышению концентрации примеси в LDD-

области, при этом первый фактор является определяющим.

Таким образом, внедрение трехслойного ПЭ в конструкцию LDMOS транзисторного кристалла положительно сказывается на подавлении эффекта квазинасыщения.

Финансирование работы

Работа проводилась в инициативном порядке с целью создания научно-технического задела для будущих опытно-конструкторских работ.

Конфликт интересов

Авторы заявляют, что у них нет конфликта интересов.

Список литературы

- [1] A.Z. Ahmad, E. Aggrawal, K. Rawat. 7th Int. Conf. on Signal Processing and Integrated Networks (SPIN) (Noida, India, 27–28 February, 2020) p. 166.
- [2] H. Dhanyal, W. Hu, H. Feroz, H. Nawaz, A. Samad, U. Faroox. 5th Int. Conf. on Computer and Communication Systems (ICCCS 2020) (Shanghai, China, May 15–18, 2020) p. 840.
- [3] S.J.C.H. Theeuwens, H. Mollee, R. Heeres, F. van Rijs. LDMOS Technology for Conference (EuMIC) (Madrid, Spain, 23–25 September, 2018) p. 62.
- [4] Сайт фирмы Ampleon [Электронный ресурс]. — Режим доступа: — <https://www.ampleon.com> (дата обращения 07.10.2022).
- [5] В.К. Sampath, M. Shrivastava. IEEE Trans. Electron Dev., **65** (1), 191 (2018).
- [6] Р.П. Алексеев, А.Н. Цоцорин, Е.Н. Бормонтов, Г.В. Быкадорова. Электрон. техн., сер. 1: СВЧ-техника, **543** (4), 6 (2019).
- [7] Р.П. Алексеев, А.Н. Цоцорин, Е.Н. Бормонтов, Г.В. Быкадорова. Электрон. техн., сер. 1: СВЧ-техника, **543** (4), 15 (2019).
- [8] Y. Shi, N. Feilchenfeld, R. Phelps, M. Levy, M. Knaipp, R. Minixhofer. IEEE 23rd Int. Symp. on Power Semiconductor Devices and ICs (ISPSD 2011) (San Diego, California, USA, 23–26 May 2011) p. 215.
- [9] Сайт электронного журнала „Active and Passive Electronic Components“ [Электронный ресурс]. — Режим доступа: https://web.archive.org/web/20200216153801id_/http://downloads.hindawi.com/journals/apcc/2019/8425198.pdf (дата обращения 07.10.2022).
- [10] Р.П. Алексеев, М.И. Черных, А.Н. Цоцорин, И.В. Семейкин, Г.В. Быкадорова. ФТП, **55** (8), 689 (2021).

Редактор Г.А. Оганесян

Influence of a multilayer grounded field plate on the effect of quasi-saturation of current-voltage characteristics of power radio frequency lateral transistors

R.P. Alekseev, P.L. Kurshev, A.N. Tsotsorin

Joint-stock company
„Scientific research institute of electronic“,
394033 Voronezh, Russia

Abstract Was been performed modeling of LDMOS-transistor structures with two- and three-layer grounded field plates. On both structures the manifestation of the effect of quasi-saturation of I_D-V_D characteristics was estimated. It is shown that the new design of the three-layer grounded field plate significantly suppresses the effect of quasi-saturation.