

07.2

AlSb/InAs-гетероструктуры для СВЧ-транзисторов

© М.А. Суханов¹, А.К. Бакаров^{1,2}, К.С. Журавлёв^{1,2}¹ Институт физики полупроводников им. А.В. Ржанова СО РАН, Новосибирск, Россия² Новосибирский государственный университет, Новосибирск, Россия

E-mail: sukhanovma@mail.ru

Поступило в Редакцию 16 октября 2020 г.

В окончательной редакции 25 октября 2020 г.

Принято к публикации 25 октября 2020 г.

Описаны особенности процесса выращивания методом молекулярно-лучевой эпитаксии AlSb/InAs-гетероструктур с высокоподвижным двумерным электронным газом для СВЧ-транзисторов со сверхмалым энергопотреблением. Изложены основные этапы изготовления транзисторов на основе AlSb/InAs-гетероструктур. Представлены и обсуждены стоковые и сток-затворные характеристики транзисторов.

Ключевые слова: AlSb/InAs-гетероструктуры, молекулярно-лучевая эпитаксия, НЕМТ-транзистор.

DOI: 10.21883/PJTF.2021.03.50574.18588

Высокочастотные транзисторы и интегральные схемы со сверхмалым энергетическим потреблением активно востребованы в различных системах с ограниченной емкостью источников питания. Они используются в активных приборах радиолокационных станций с электронным сканированием, в перспективных высокоскоростных средствах связи, которые устанавливаются в мобильных и переносных системах с автономным питанием, например в самолетах и космических спутниках. Малое потребление мощности достигается при использовании транзисторов и монолитных интегральных схем на основе новых сложных полупроводниковых соединений, содержащих сурьму. К таким полупроводникам относятся GaSb, AlSb и их соединения с InAs — полупроводники, имеющие постоянную решетки, близкую к 0.61 nm. Уникальная комбинация ширины запрещенной зоны этих материалов и больших разрывов зон в гетероструктурах, а также сверхвысокая подвижность ($\sim 3 \cdot 10^4 \text{ cm}^2/(\text{V} \cdot \text{s})$ при 300 K) и дрейфовая скорость ($4 \cdot 10^7 \text{ cm/s}$) электронов в InAs дают возможность реализовать новые транзисторы с параметрами, недостижимыми на других материалах [1]. Наиболее подходящими для применения в СВЧ-области являются транзисторы с высокой подвижностью электронов (НЕМТ) на основе гетероэпитаксиальных структур (ГЭС) AlSb/InAs, где InAs служит проводящим каналом, а AlSb является подходящим материалом в качестве барьерного слоя для получения квантовой ямы (КЯ) ввиду большой величины разрыва в зоне проводимости на границе AlSb/InAs (1.35 eV) и малого рассогласования постоянных решетки с InAs. Работа транзистора на основе ГЭС AlSb/InAs возможна при более низком энергопотреблении и с более высокой граничной частотой усиления, чем, например, в случае НЕМТ на основе GaAs и InP [2].

На данный момент активно исследуются процессы роста с помощью молекулярно-лучевой эпитаксии (МЛЭ) ГЭС AlSb/InAs, значительное внимание уделяется получению буферных слоев, выращиваемых на подложках GaAs, рассогласованных по постоянной кристаллических решеток со слоями InAs и AlSb. Рассогласование составляет 7.1 и 8.5% для InAs и AlSb соответственно, что приводит к напряжениям в гетероструктуре и вызывает необходимость выращивания буферного слоя для релаксации напряжений, а также делает актуальным поиск оптимальной конструкции и условий роста буферного слоя. В работе [3] было показано, что буферный слой AlGaSb предпочтительнее, чем слой AlSb ввиду препятствования распространению дислокаций в глубь структуры и отсутствия трещин на поверхности образцов с этим слоем при оптимальных ростовых условиях, которые также были определены. Ввиду того что при гетеропереходе AlSb/InAs меняются как элементы V группы, так и элементы III группы, возможно формирование двух различных типов интерфейсов при росте КЯ: в одном случае слой InAs заканчивается слоем In, а последующий слой AlSb начинается со слоя Sb, что приводит к интерфейсу типа InSb, а в другом (при формировании интерфейса типа AlAs), наоборот, слой InAs заканчивается слоем As и рост слоя AlSb начинается с осаждения Al. Соответственно возникает необходимость изучения влияния того или иного типа интерфейса на подвижность двумерных электронов. Влияние типа интерфейса на транспорт в КЯ AlSb/InAs изучалось в работе [4]. Было показано, что подвижность при формировании интерфейсов вида InSb выше, чем в случае интерфейсов вида AlAs.

В настоящей работе сообщается о выращивании методом МЛЭ AlSb/InAs-гетероструктур, изготовлении и характеристике НЕМТ-транзисторов на их основе.

AlSb/InAs-гетероструктуры выращивались на подложке GaAs (100) методом МЛЭ на установке Riber Compact 21-T, оснащенной вентильным источником сурьмы. Окисел с подложки удалялся путем постепенного нагрева подложки и контролировался с помощью дифракции быстрых электронов (ДБЭ). Рефлексы ДБЭ отсутствовали в начале удаления окисла с подложки, а после полного слета окисла на картине ДБЭ наблюдались четкие (1×1) рефлексы. На очищенной подложке

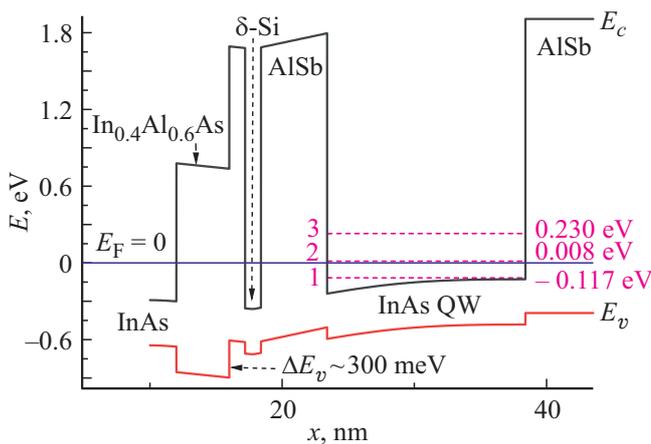


Рис. 1. Зонная диаграмма выращенной НЕМТ-структуры. Поверхностные плотности электронов на энергетических уровнях КЯ составляют $1.12 \cdot 10^{12}$ и $1.36 \cdot 10^{11} \text{ cm}^{-2}$ для первого и второго уровней соответственно.

растился слой GaAs при температуре 580°C толщиной около 200 nm для выглаживания поверхности после удаления окисла. При росте слоя GaAs на картине ДБЭ наблюдались рефлексы, соответствующие реконструкции (2×4) . Далее выращивался сложный буферный слой, состоящий из слоя AlSb толщиной $1.7 \mu\text{m}$ и слоя $\text{Al}_{0.7}\text{Ga}_{0.3}\text{Sb}$, который обеспечивал релаксацию напряжений, возникающих из-за рассогласования постоянных решетки подложки и слоев гетероструктуры. На этапе роста буферных слоев на картине ДБЭ наблюдалась реконструкция (1×3) . Проводящим каналом является слой InAs толщиной примерно 15 nm , заключенный между слоями AlSb. В процессе роста при переходе от слоя AlSb к InAs формировались интерфейсы вида InSb, которые позволяли получать более высокую подвижность двумерных электронов. Для формирования перехода вида InSb слой AlSb выдерживался в потоке сурьмы в течение 5 s , затем источник сурьмы закрывался и производился рост монослоев (МС) индия. При обратном переходе от слоя InAs к AlSb формирование интерфейсов вида InSb происходило аналогичным образом с ростом МС индия после слоя InAs при дальнейшем выдерживании только в потоке Sb. Для получения наибольшей подвижности при формировании интерфейсов AlSb/InAs вида InSb была выращена серия образцов с различными режимами формирования гетерограниц вида InSb: с нанесением 0.5 , 0.75 и 1 МС индия при формировании интерфейса. Наибольшее значение подвижности электронов, измеренное методом Ван дер Пау, было получено для образца с 0.75 МС индия и составляло $15\,000$ и $37\,000 \text{ cm}^2/(\text{V} \cdot \text{s})$ при 300 и 77 K при поверхностной плотности электронов $1.2 \cdot 10^{12}$ и $1.0 \cdot 10^{12} \text{ cm}^{-2}$ соответственно. После КЯ выращивался спейсер AlSb толщиной 5 nm и InAs толщиной 1.2 nm с дельта-легированием кремнием с концентрацией $2 \cdot 10^{12} \text{ cm}^{-2}$, затем второй барьер КЯ AlSb толщиной 1.2 nm . Далее выращивались слои $\text{In}_{0.4}\text{Al}_{0.6}\text{As}$

толщиной 4 nm и InAs толщиной 2 nm . Зонная диаграмма гетероструктуры, рассчитанная в пакете *nextnano*, изображена на рис. 1. Ввиду того что гетеропереход AlSb/InAs является гетеропереходом второго рода, в квантовой яме AlSb/InAs отсутствует барьер для дырок, которые могут создать ток утечки через затвор. Слой $\text{In}_{0.4}\text{Al}_{0.6}\text{As}$ создает барьер для дырок и затрудняет их проникновение в затвор транзистора. Барьер для дырок на границе AlSb/ $\text{In}_{0.4}\text{Al}_{0.6}\text{As}$ составляет около 300 meV , что более чем в 10 раз превышает среднюю тепловую энергию дырок. Согласно оценке в квазиклассическом приближении, коэффициент туннелирования дырки с энергией 25 meV через сформированный трапециевидный барьер пренебрежимо мал.

После эпитаксиального роста происходило формирование омических контактов Ge/Au/Ni/Au с помощью вжигания. На изображениях структур, сделанных с помощью сканирующего электронного микроскопа (СЭМ), после вжигания контактов имеет место хорошая адгезия, однако также наблюдается образование пустот в толще металлизации. Ввиду того что верхние слои гетероструктуры были тонкими и существовала возможность их деградации при взаимодействии с кислотами, перед напылением системы металлизации затвора Ti/Pt/Au поверхность обрабатывалась методом плазмохимической очистки. Длина затвора составляла 400 nm .

Для изоляции транзисторов формировались меза-структуры. Исследовалась возможность использования различных режимов травления гетероструктур. На рис. 2, *a* показано СЭМ-изображение полученной меза-структуры. Из рисунка видно, что выбранный режим позволил уменьшить боковое подтравливание под металлизацию.

После формирования меза-структур были измерены стоковые и сток-затворные характеристики сформированных транзисторов (рис. 3, *a, b*). На стоковых характеристиках слабо выражен участок насыщения, что типично для НЕМТ с InAs-каналом и, видимо, связано с эффектом ударной ионизации в канале транзистора с генерированием дырок, которые ввиду отсутствия барьера для дырок на гетерогранице AlSb/InAs покидают слой InAs и могут диффундировать к подложке через буферные слои, действуя как положительно заряженный паразитный затвор [5]. Подавление этого эффекта достигается путем использования для создания барьера для дырок на гетеропереходе слоев InGaAs и InAlAs [6,7]. Удельное сопротивление сток-исток $\rho = U_{DS}/I_{DS}$ (где I_{DS} — плотность тока) при $U_G = 0 \text{ V}$ и $U_{DS} < 0.6 \text{ V}$ составляет $1.9 \Omega \cdot \text{mm}$ (рис. 3, *a*). Максимальная крутизна сток-затворной характеристики $g_m = \partial I_{DS}/\partial U_G$ составляет 640 mS/mm при $U_{DS} = 0.8 \text{ V}$ и $U_G = -0.55 \text{ V}$. На сток-затворных характеристиках (рис. 3, *b*) наблюдается ток порядка десятков mA/mm при $U_G = -1 \text{ V}$, что указывает на наличие утечек в структуре, поскольку канал не перекрывается полностью. Причиной такой утечки может быть проводящий канал по периферии транзистора, показанный на рис. 2, *b*, данный канал существует

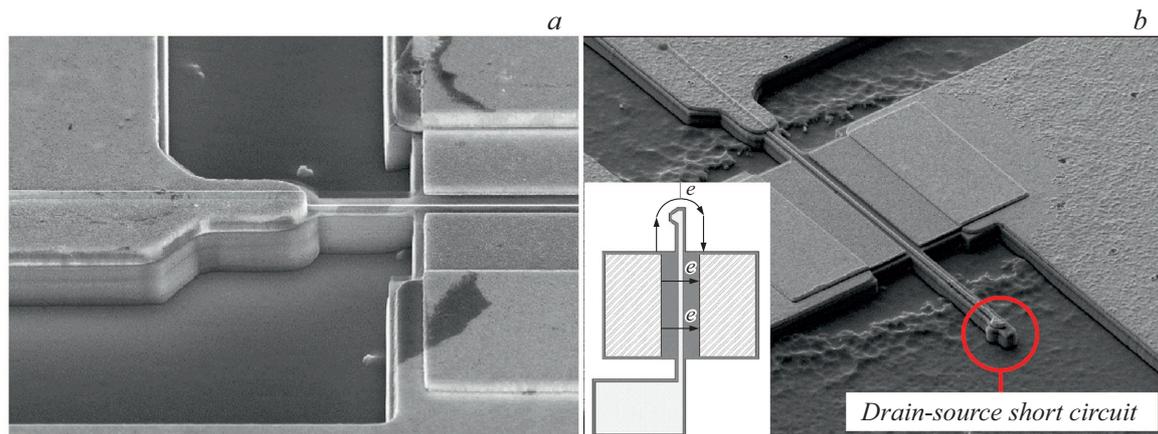


Рис. 2. СЭМ-изображения структуры после травления (а) и канала утечки исток–сток (b). На вставке — схематическое изображение канала протекания тока утечки (вид сверху).

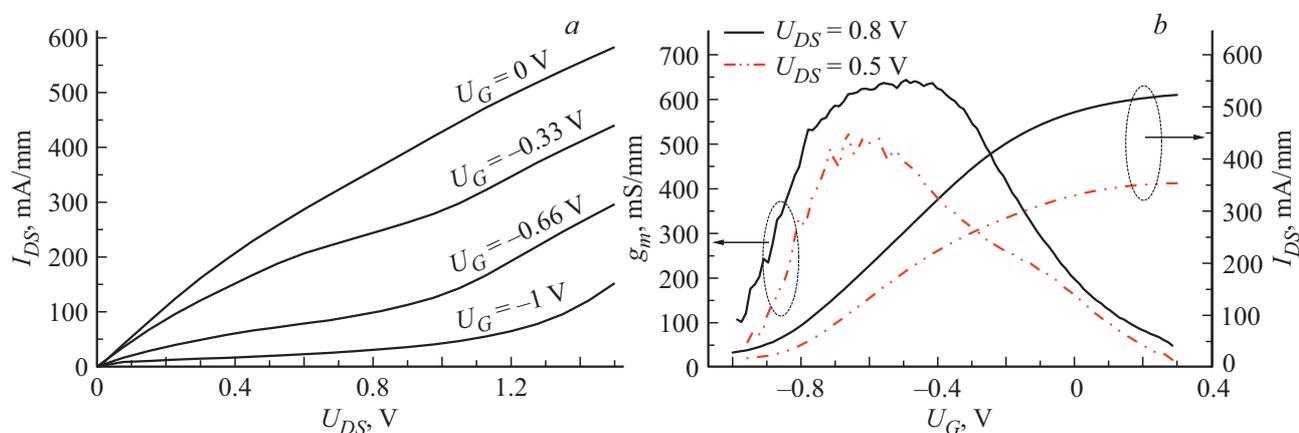


Рис. 3. а — стоковые характеристики; б — сток-затворная характеристика транзистора и крутизна для $U_{DS} = 0.8$ V (сплошные линии) и 0.5 V (штрихпунктирные линии).

из-за несовершенства метода травления. Схематическое изображение (вид сверху) канала с предполагаемым направлением тока утечки между стоком и истоком показано на вставке к рис. 2, б.

Таким образом, в работе представлены результаты разработки МЛЭ-технологии AlSb/InAs-гетероструктур с InSb-типом гетерограницы для НЕМТ-транзисторов, подвижность электронов при 300 К составила $15\,000\text{ cm}^2/(\text{V}\cdot\text{s})$ при их поверхностной плотности $1.2 \cdot 10^{12}\text{ cm}^{-2}$. Продемонстрирована технология изготовления НЕМТ-транзистора на основе выращенной гетероструктуры. На стоковых характеристиках слабо выражен участок насыщения, что связано с генерацией дырок в канале за счет ударной ионизации. Максимальная крутизна изготовленного транзистора составляет 640 mS/mm при $U_{DS} = 0.8\text{ V}$ и $U_G = -0.55\text{ V}$.

Финансирование работы

Работа поддержана грантом Министерства науки и высшего образования № 075-15-2020-797 (13.1902.21.0024).

Конфликт интересов

Авторы заявляют, что у них нет конфликта интересов.

Список литературы

- [1] A. Cappy, B. Carnez, R. Fauquembergues, G. Salmer, E. Constant, IEEE Trans. Electron Dev., **27** (11), 2158 (1980). DOI: 10.1109/T-ED.1980.20166
- [2] H. Guan, S. Wang, L. Chen, B. Gao, Y. Wang, C. Jiang, Coatings, **9** (5), 318 (2019). DOI: 10.3390/coatings9050318
- [3] J. Wang, G.W. Wang, Y.Q. Xu, J.L. Xing, W. Xiang, B. Tang, Y. Zhu, Z.W. Ren, Z.H. He, Z.C. Niu, J. Appl. Phys., **114** (1), 013704 (2013). DOI: 10.1063/1.4811443
- [4] G. Tuttle, H. Kroemer, J.H. English, J. Appl. Phys., **67** (6), 3032 (1990). DOI: 10.1063/1.345426
- [5] B. Brar, H. Kroemer, IEEE Electron Dev. Lett., **16** (12), 548 (1995). DOI: 10.1109/55.475583
- [6] C.Y. Chang, H.T. Hsu, E.Y. Chang, C.I. Kuo, S. Datta, M. Radosavljevic, Y. Miyamoto, IEEE Electron Dev. Lett., **28** (10), 856 (2007). DOI: 10.1109/LED.2007.906083
- [7] D.C. Ruiz, T. Saranovac, D. Han, O. Ostinelli, C.R. Bolognesi, IEEE International Electron Devices Meeting (IEEE, 2019), p. 9.3.1. DOI: 10.1109/IEDM19573.2019.8993654