

05

## Моделирование деформации многокристалльных сборок NAND-памяти

© М.А. Беляев<sup>1</sup>, В.В. Путролайнен<sup>1</sup>, В.А. Романенко<sup>2</sup>

<sup>1</sup> Петрозаводский государственный университет, Петрозаводск, Россия

<sup>2</sup> ДжиЭс-Нанотех, Гусев, Калининградская обл., Россия

E-mail: biomax89@yandex.ru

Поступило в Редакцию 17 апреля 2018 г.

Численно промоделирована деформация многокристалльных сборок NAND-памяти при различных значениях толщин подложки и кристаллов. Результаты моделирования согласуются с экспериментальными данными. Показана эквивалентность деформации одно- и многокристалльных сборок при одинаковой суммарной толщине кремния. Предложена аналитическая зависимость деформации от толщины подложки и суммарной толщины кремния, которая достаточно хорошо совпадает с модельными данными и может быть использована для предварительной оценки деформации.

DOI: 10.21883/PJTF.2018.20.46804.17335

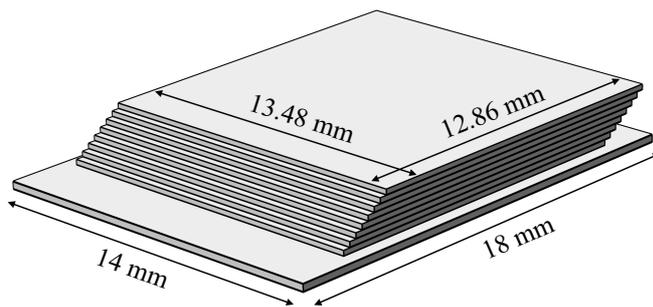
Растущие объемы хранимой информации и необходимость быстрого доступа к ней приводят к постепенному переходу от магнитных накопителей (HDD) к твердотельным дискам (SSD), основным элементом которых являются микросхемы flash-памяти, организованные по архитектуре NAND. Увеличение емкости SSD-дисков при сохранении тех же размеров может быть достигнуто различными способами, такими как миниатюризация и увеличение информационной емкости ячеек памяти, а также повышение степени интеграции микросхем. Первые два подхода уже вплотную приблизились к своим пределам, поэтому основным направлением наращивания емкости SSD-дисков является повышение степени интеграции. На уровне кристалла повышение интеграции осуществляется посредством перехода к трехмерному вертикальному расположению транзисторов [1], а на уровне микросхемы — к трехмерному корпусированию кристаллов, при котором они монтируются один поверх другого [2].

Одна из основных проблем трехмерного корпусирования заключается в возникновении деформаций микросхемы, связанных с воздействием

температуры на материалы, обладающие разными коэффициентами теплового расширения (КТР). Основными компонентами микросхем NAND-памяти являются кремниевые кристаллы, пленочные клеевые слои (DAF), подложка микросхемы и слой защитного компаунда. Эти компоненты соединяются между собой на различных этапах корпусирования микросхемы, среди которых утонение и резка пластины на отдельные кристаллы, их монтаж на подложку, микросварка проволочных межсоединений и формирование слоя защитного компаунда. При этом деформация микросхем происходит на этапах монтажа кристаллов на подложку и при формировании слоя защитного компаунда. В результате деформации микросхемы возникают внутренние механические напряжения, которые могут привести к деламации кристалла или компаунда от подложки. Кроме того, деформация подложки может препятствовать пайке микросхем на печатную плату, что связано с возможностью образования короткозамкнутых соединений между шариковыми выводами (при выпуклой деформации) или отсутствием контакта между шариковым выводом и ответной контактной площадкой на печатной плате (при вогнутой деформации). Стандарт JEDEC SPP-024 [3] регламентирует допустимую деформацию микросхем BGA, которая может составлять от 90 до 250  $\mu\text{m}$  в зависимости от размера микросхемы, диаметра шариковых выводов и расстояния между ними.

При изготовлении BGA-микросхем используются эпоксидные материалы, которые обладают при комнатной температуре сравнительно большим КТР  $\alpha$  ( $6 \cdot 10^{-6} - 2 \cdot 10^{-5} \text{ K}^{-1}$ ) [4] по отношению к кремнию ( $\sim 2.6 \cdot 10^{-6} \text{ K}^{-1}$ ), при этом при нагреве разница между КТР будет только возрастать. Кроме того, при полимеризации компаунда происходит его усадка на 0.11–0.23% [5], что еще больше увеличивает эффективную разницу между КТР. Все это может приводить к вогнутой деформации микросхем, возникающей на этапе заливки и полимеризации компаунда [6]. С другой стороны, на этапе монтажа кристаллов наблюдается выпуклая деформация из-за большего КТР подложки по сравнению с КТР кремния, которая может частично компенсировать вогнутую деформацию, получаемую на этапе формирования защитного слоя компаунда [7].

В настоящей работе приведены результаты численного моделирования и экспериментальной проверки деформации на этапе монтажа кристаллов в процессе трехмерного многокристального корпусирования микросхем NAND-памяти при различных толщинах кристаллов и под-



**Рис. 1.** Изображение модели 8-слойной NAND-памяти, использовавшейся при осуществлении численных расчетов деформации.

ложки. Кроме того, предложена аналитическая зависимость деформации от толщины кристаллов и подложки, согласующаяся с модельными данными.

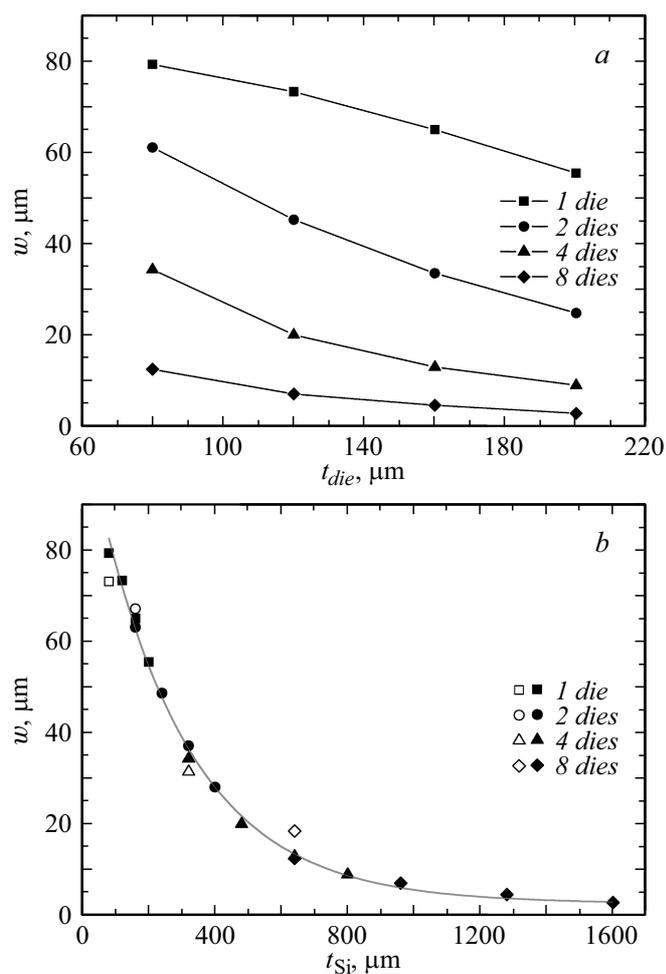
При проведении моделирования и экспериментальной проверке деформации использовались кристаллы NAND-памяти размером  $12.86 \times 13.48$  mm. Толщина кристаллов  $t_{die}$  варьировалась в диапазоне от 80 до  $200 \mu\text{m}$ . Клеевой пленочный слой располагался под каждым кристаллом по всей его площади (в силу технологических особенностей его нанесения), и его толщина составляла  $20 \mu\text{m}$ . Используемая подложка имела размер  $14 \times 18$  mm и состояла из пяти слоев, основным из которых является ядро подложки. Толщина ядра  $t_{sub}$  варьировалась от 100 до  $400 \mu\text{m}$ . Снизу и сверху ядра располагались тонкие слои меди ( $18 \mu\text{m}$ ) и паяльной маски ( $25 \mu\text{m}$ ). Площадь слоев омеднения составляла малую часть площади подложки, поэтому данные слои не оказывали существенного влияния на деформацию и были исключены из модели для ее упрощения. По тем же причинам окна в паяльной маске при моделировании также не учитывались, т. е. она представляла собой непрерывную пленку толщиной  $25 \mu\text{m}$ .

В работе использовались четыре конфигурации многокристалльных сборок: с одним, двумя, четырьмя и восьмью кристаллами. Первый кристалл на подложку устанавливался по центру, при этом длинная сторона кристалла располагалась параллельно короткой стороне подложки. Каждый следующий кристалл монтировался поверх нижележащего со смещением на  $300 \mu\text{m}$  относительно одной из длинных сторон

кристалла, на которой располагались контактные площадки. На рис. 1 представлена 8-кристальная структура, имеющая вид лестницы за счет описанного выше смещения кристаллов относительно друг друга. Монтаж кристаллов осуществлялся при температуре  $T_m \sim 115^\circ\text{C}$ , что обусловлено свойствами используемого пленочного клеевого слоя. После монтажа сборка охлаждалась до комнатной температуры  $T_r = 20^\circ\text{C}$ . Затем измерялась деформация  $w$  как максимальное вертикальное отклонение края верхнего кристалла от его центра.

Моделирование деформации проводилось с помощью среды COMSOL Multiphysics. Вид модели показан на рис. 1, разбиение модели было выполнено с помощью шестигранников, а решение системы линейных уравнений осуществлялось методом Гаусса. Начальными условиями для каждой модели были температура сборки  $T = T_m$  и отсутствие механических напряжений и смещений, при этом система представляла собой плоскую недеформированную подложку с кристаллами. После этого температура уменьшалась до  $T = T_r$  и сборка деформировалась из-за различия в КТР ее компонентов. Значения параметров материалов (модуля Юнга  $E$ , коэффициента Пуассона  $\nu$ , КТР  $\alpha$ ), использовавшихся при моделировании, приведены в таблице. Свойства некоторых материалов изменяются в диапазоне температур  $T_r - T_m$ , поэтому для модуля Юнга  $E$  и КТР  $\alpha$  указаны два различных значения.

На рис. 2, *a* приводятся результаты моделирования деформации для сборок NAND-памяти с различным количеством кристаллов (1, 2, 4 и 8). Толщина каждого кристалла изменяется  $t_{die}$  от 80 до  $200\ \mu\text{m}$  с шагом в  $40\ \mu\text{m}$ . Толщина ядра подложки  $t_{sub}$  при моделировании была равна  $260\ \mu\text{m}$ . При увеличении толщины кремния величина деформации  $w$  монотонно уменьшается для всех четырех кривых. Схожим образом уменьшается деформация при увеличении количества кристаллов в сборке. По всей видимости, это связано с увеличением суммарной толщины кремния в сборке  $t_{Si}$ , что повышает ее механическую жесткость. Для подтверждения этого предположения рис. 2, *a* может быть представлен в виде зависимости деформации  $w$  от суммарной толщины кремния  $t_{Si}$  (рис. 2, *b*), вычисляемой как произведение толщины кристаллов  $t_{die}$  на их количество в сборке. В этом случае модельные точки для разного количества кристаллов могут быть аппроксимированы единой кривой. Таким образом, можно считать, что различия между одно- и многокристальными сборками практически отсутствуют, и основное влияние на изгиб оказывает только общая толщина кремния в



**Рис. 2.** *a* — модельная зависимость деформации  $w$  от толщины  $t_{die}$  и количества (1, 2, 4 и 8) кристаллов; *b* — модельная (темные символы) и экспериментальная (светлые символы) зависимости деформации  $w$  от суммарной толщины кремния  $t_{Si}$ ; *c* — результаты профилометрии экспериментального образца с двумя кристаллами; *d* — модельная зависимость деформации  $w$  от толщины ядра подложки  $t_{sub}$  при различных суммарных толщинах кремния  $t_{Si}$ .

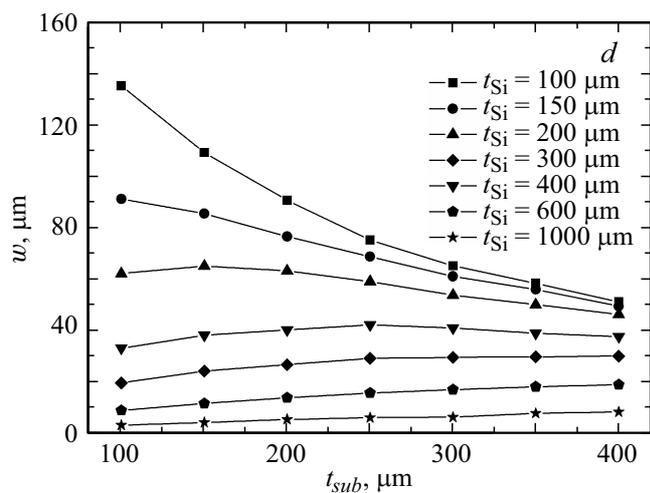
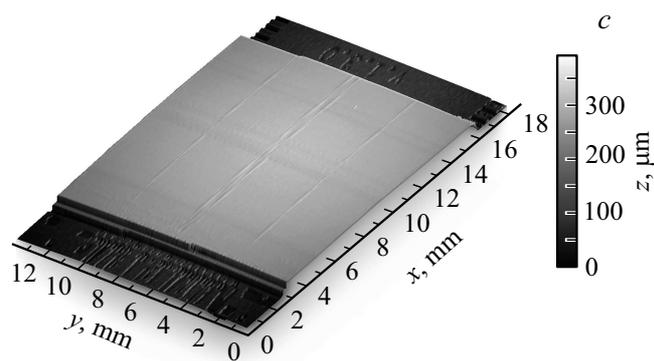


Рис. 2 (продолжение).

сборке  $t_{Si}$ , а не вид модели (количество кристаллов в ней). Поэтому при дальнейшем моделировании была использована только однокристалльная сборка, которая будет эквивалентна многокристалльной сборке с кратно меньшей толщиной каждого кристалла.

На рис. 2, *b* также представлены экспериментальные точки измерения деформации  $w$ , полученные с помощью оптического профилометра Nanofocus  $\mu\text{Scan}$ . Результат измерений для двухкристалльной сборки

Значения параметров материалов, использовавшихся при численном моделировании деформацииборок NAND-памяти

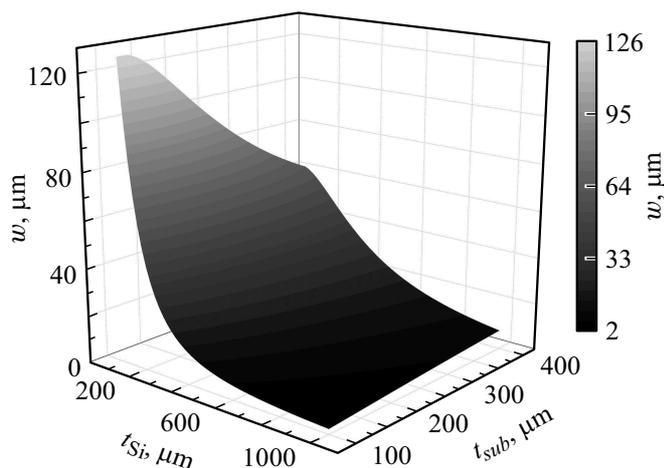
Материал	$E(T = T_r)$ , GPa	$E(T = T_m)$ , GPa	$\alpha(T = T_r)$ , $10^{-6} \text{ K}^{-1}$	$\alpha(T = T_m)$ , $10^{-6} \text{ K}^{-1}$	$\nu$
Ядро подложки	28	28	14	14	0.19
Паяльная маска	2.5	0.11	71	142	0.47
Клеевая пленка	1.7	0.45	80	80	0.35
Кристалл	170	170	2.6	3.1	0.28

представлен на рис. 2, с. Были изготовлены и измерены четыре сборки (1, 2, 4 и 8 слоев) при  $t_{die} = 80 \mu\text{m}$ . Изготовлениеборок производилось с помощью последовательных операций утонения (Disco DGP 8761) кремниевых пластин, резки (Disco DFD 6361 HC) их на отдельные кристаллы и монтажа (Datacon 2200 EVO) на подложку. Экспериментальные данные достаточно хорошо согласуются с модельной кривой (рис. 2, b), поэтому модельные данные могут быть использованы для описания эмпирической зависимости деформации сборки от толщины ядра подложки и суммарной толщины кремния. Для этого проводилось моделирование сборки с толщиной ядра  $t_{sub}$  в диапазоне от 100 до  $400 \mu\text{m}$  и толщиной кремния  $t_{Si}$  в диапазоне от 100 до  $1000 \mu\text{m}$ . Полученные результаты представлены на рис. 2, d. Кривые деформации  $w$  на этом рисунке как монотонно возрастают, так и убывают при увеличении  $t_{sub}$ , что выявляет сложную функциональную зависимость деформации от указанных толщин. Получение аналитического вида зависимости  $w(t_{sub}, t_{Si})$  позволит оценивать деформацию на этапе монтажа кристаллов без использования численного моделирования.

Для понимания этой зависимости можно обратиться к видоизмененной формуле Стони [8] для кривизны изгиба  $\kappa$  двухслойного листа при наличии механических напряжений

$$\kappa = \frac{6hm\varepsilon}{t_{sub}} \left[ \frac{1 + h}{1 + hm(4 + 6h + 4h^2) + m^2h^4} \right], \tag{1}$$

где  $m$  — отношение модулей Юнга кремния и ядра подложки,  $h$  — отношение толщины кремния  $t_{Si}$  к толщине ядра подложки  $t_{sub}$ ,  $\varepsilon = (\alpha_1 - \alpha_2)(T_m - T_r)$  — механическое напряжение, вызванное разницей в КТР. С помощью данной формулы с учетом среднего значения



**Рис. 3.** Зависимость деформации  $w$  от толщины ядра подложки  $t_{sub}$  и суммарной толщины кремния  $t_{Si}$ , полученная с использованием формул (1), (2).

КТР для кремния в используемом диапазоне температур были получены значения кривизны при толщинах ядра подложки и кремниевого кристалла, соответствующих модельным точкам на рис. 2, *d*. Зная размер кристалла  $L$  и кривизну  $\kappa$ , можно вычислить значение деформации  $w$

$$w = \frac{1}{\kappa} \left[ 1 - \cos \left( \frac{L\kappa}{2} \right) \right]. \quad (2)$$

Полученная зависимость  $w(t_{Si}, t_{sub})$  представлена на рис. 3. Относительная погрешность результатов, вычисленных по формуле (2), в среднем составляла 14%, однако в некоторых точках, где толщина ядра  $t_{sub}$  равна  $100 \mu\text{m}$ , погрешность возрастала до 40%. Такое большое отклонение от модельных данных, по всей видимости, связано с тем, что в этих точках начинает оказывать влияние наличие паяльной маски (с суммарной толщиной  $50 \mu\text{m}$ ), которая не учитывается в формуле (1), поэтому использование аналитической зависимости хотя и существенно упрощает расчет деформации, но имеет свою область применимости. Однако эти аналитические выражения можно использовать для оценки деформации сборки с другой подложкой, зная ее модуль Юнга и КТР.

Таким образом, в работе численно промоделирована зависимость деформации сборки NAND-памяти от толщины кристаллов и ядра подложки. Результаты численного моделирования достаточно хорошо совпали с экспериментальными данными. Было показано, что деформация многокристалльной сборки эквивалентна изгибу однокристалльной с кратно большей толщиной кристалла. Предложенная аналитическая зависимость  $w(t_{Si}, t_{sub})$  может быть использована для предварительной оценки  $w$  при  $t_{sub} > 100 \mu\text{m}$ .

Работа выполнена при финансовой поддержке Министерства образования и науки РФ в рамках соглашения о субсидии № 14.580.21.0009 (уникальный идентификатор проекта RFMEFI58017X0009).

## Список литературы

- [1] *Michelsoni R., Aritome S., Crippa L.* // Proc. IEEE. 2017. V. 105. P. 1634–1649.
- [2] *Kung H.-K., Hsieh C.-L.* // J. Electron. Packaging. 2017. V. 139. P. 041002.
- [3] Электронный ресурс. Режим доступа:  
<https://www.jedec.org/standards-documents/docs/spp-024a>
- [4] *Ardebili H., Pecht M.G.* Encapsulation technologies for electronic applications. Oxford: Elsevier, 2009. 480 p.
- [5] *Ahsan T., Tang H.* // Proc. 10th Electronics Packaging Technology Conf. Singapore, IEEE, 2008. P. 1421–1426.
- [6] *Chiu T.-C., Huang H.-W., Lai Y.-S.* // Microelectron. Reliab. 2011. V. 51. P. 2263–2273.
- [7] *Zhao B., Pai V., Brahateeswaran C., Hu G., Chew S., Chin N.* // Proc. 7th Int. Conf. on electronic packaging technology. Shanghai, IEEE, 2006. P. 1–5.
- [8] *Freund L.B., Floro J.A., Chason E.* // Appl. Phys. Lett. 1999. V. 74. P. 1987–1989.