

## ГЕТЕРОПЕРЕХОД $n$ -GaAs—ZnS В МДП ПРИБОРАХ

### II. ТРАНЗИСТОРЫ С ИЗОЛИРОВАННЫМ ЗАТВОРОМ

Ильичев Э. А., Олейник С. П., Матына Л. И., Варламов И. В.,  
Липшиц Т. Л., Инкин В. Н.

Проведено исследование МДП транзисторов на арсениде галлия с пленкой сульфида цинка в качестве подзатворного диэлектрика, работающих в режиме обеднения. Установлено, что при условии формирования ZnS разложением хелатных комплексов и удалении межфазных оксидов арсенида галлия транзисторы характеризуются высокой термостабильностью характеристик в диапазоне температур 77—500 К и приемлемой для ряда схемных применений частотной дисперсией основных параметров в интервале частот  $10^0$ — $10^9$  Гц, определяемой ловушками, расположенными в объеме изолирующей пленки.

Настоящая работа посвящена исследованию МДП транзисторов на арсениде галлия, использующих в качестве подзатворного диэлектрика изолирующий слой сульфида цинка, полученный разложением хелатных комплексов [1]. Наряду с этим исследовались транзисторы, в которых слой ZnS получали методами термического напыления в квазизамкнутом объеме с холодными стенками ( $T$ ) и молекулярного насыщения с использованием алкильного соединения цинка и сероводорода ( $MN$ ). Было также уделено внимание влиянию способа подготовки поверхности пластин арсенида галлия к нанесению диэлектрика на характеристики приборов.

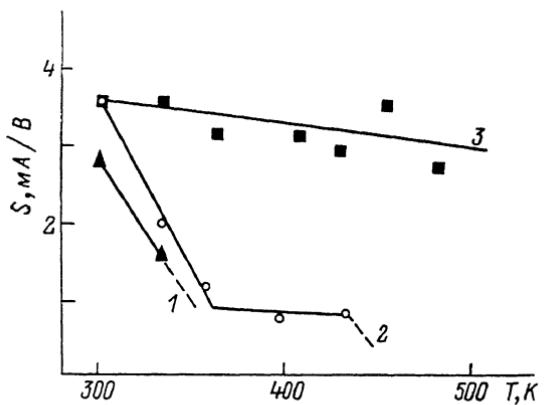


Рис. 1. Влияние температуры на крутизну транзисторов при средних значениях управляющего напряжения.

Способ осаждения пленки ZnS: 1 —  $T$ , 2 —  $MN$ , 3 — разложением хелатов.

Для изготовления транзисторов использовались эпитаксиальные структуры арсенида галлия с толщиной активного слоя  $d \approx 0.25$  мкм и концентрацией доноров в нем  $\sim (1 \div 1.5) \cdot 10^{17}$  см $^{-3}$ , полученного МОС гидридным методом на полузализирующем подложке. Приборы формировались на основе стандартной планарной технологии изготовления полевых транзисторов на барьере Шоттки (ПТШ). Изолирующий слой сульфида цинка наносился по завершению процессов формирования областей истока и стока и изоляции активной части прибора в плоскости пластины. Процесс подготовки поверхности пластин к осаждению диэлектрика включал следующие варианты: отмытку в органических растворителях, ионно-лучевое травление (ИЛТ) и обработку в растворе соляной кислоты. Геометрические параметры транзисторов таковы: длина канала ( $L$ ) 12 мкм, ширина канала ( $Z$ ) 200 мкм, толщина слоя диэлектрика  $\sim 0.1$  мкм.

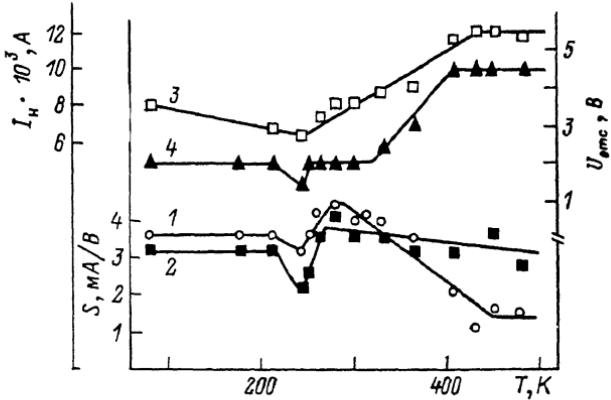
На рис. 1 представлены результаты сравнительного исследования модуляционных характеристик транзисторов в виде зависимости их крутизны от

температуры при средних значениях управляющего напряжения. Транзисторы с сульфидом цинка, осажденным методами Т и МН, с ростом температуры проявляют склонность к деградации и в итоге при температурах соответственно 340 и 440 К теряют управление по затвору. Приборы с изолирующим слоем, полученным разложением хелатов, устойчиво работают и при температурах выше 500 К. Уменьшение значения  $S_{cp}$  при этом не превышает 20 %. Однако при малых смещениях на затворе в интервале температур 300—500 К наблюдается монотонное уменьшение крутизны (рис. 2). Это обусловлено увеличением доли перезаряжаемых центров  $E_{t1} \approx 0.22$ —0.24 эВ, расположенных в объеме пленки ZnS, вследствие уменьшения с ростом температуры величины встроенного отрицательного заряда [1].

Немонотонность изменения параметров полевых

Рис. 2. Влияние температуры на основные параметры транзисторов с пленкой ZnS, полученной разложением хелатов.

1, 2 — крутизна при малом и среднем значениях смещений на затворе, 3 — ток насыщения  $I_B$ , 4 — напряжение отсечки  $U_{off}$ ; толщина канального слоя  $\sim 0.12$  мкм.



транзисторов (рис. 2) приходится в основном на область температур 220—260 К, что, как показывают результаты исследования [1], связано с изменением заселенности уровня  $E_{t2} \approx 0.56$ —0.58 эВ.

Влияние способа предварительной подготовки поверхности пластин арсенида галлия к нанесению сульфида цинка на крутизну при разных значениях смещения на затворе отражено в таблице и на осциллограммах рис. 3. Так, управляющая ВАХ транзистора с  $d \approx 0.25$  мкм, процесс изготовления которого включал лишь органическую отмывку поверхности пластин GaAs, характеризуется

#### Влияние способа подготовки поверхности пластин арсенида галлия к нанесению пленки сульфида цинка на крутизну транзисторов

Крутизна, MA/B	Органическая отмывка и ИЛТ	Органическая отмывка и обработка в растворе HCl	Органическая отмывка
	$d \approx 0.12$ мкм		$d \approx 0.25$ мкм
	$S_m$	$S_{cp}$	$S_6$
4	5	4	4
3	4	4.5	3
1.9	2	5	5

Примечание.  $S_m$ ,  $S_{cp}$ ,  $S_6$  — крутизна при малом, среднем и большом смещениях на затворе.

наличием двух перегибов при значениях смещения на затворе  $\sim -2.6$  и  $\sim -4.7$  В. При этом присутствие второго перегиба обусловлено наличием глубокого ловушечного центра, локализованного в естественных оксидах арсенида галлия на межфазной границе. Предварительная обработка поверхности пластин арсенида галлия в водном растворе соляной кислоты, удаляющая указанные оксиды, приводит к исчезновению второго перегиба на управляющей ВАХ транзистора (рис. 3, б). Перегиб входной ВАХ при  $\sim -2.6$  В обусловлен перезарядкой центров с энергией 0.56—0.58 эВ, локализованных в объеме изолирующей пленки ZnS [1]. Однако влияние указанного центра на управляющую характеристику прибора можно исключить, уменьшив толщину канального слоя до значения  $\sim 0.12$  мкм и ограничив тем самым необходимый диапазон изменения поверхностного потенциала (рис. 3, в). При этом происходит уменьшение

разброса величины напряжения отсечки по поверхности пластины, что указывает на доминирующий вклад неоднородности планарного распределения лову-

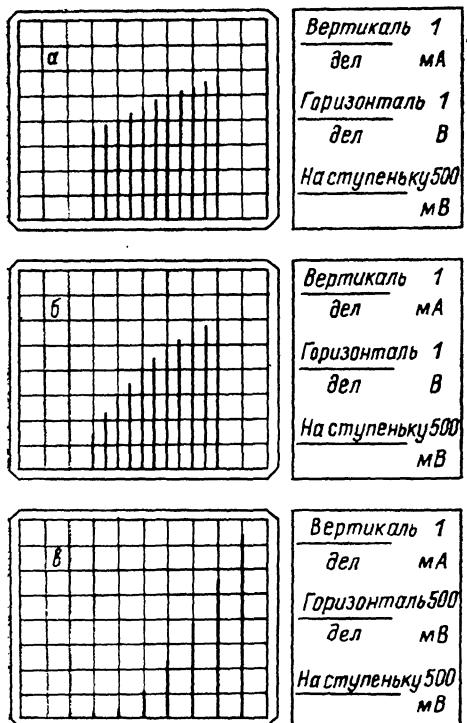


Рис. 3. Влияние подготовки поверхности пластин GaAs и толщины канального слоя на управляющую ВАХ транзисторов.

$d$ , мкм:  $a = \approx 0.25$  (отмыка в органических растворителях),  $b = \approx 0.25$  (обработка в растворе соляной кислоты),  $c = \approx 0.12$  (обработка в растворе соляной кислоты). (Масштаб:  $x = 1$  В/дел ( $a, b$ ),  $0.5$  В/дел ( $c$ );  $y = 1$  мА/дел, на ступеньку  $0.5$  В).

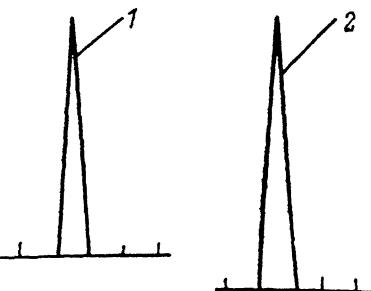
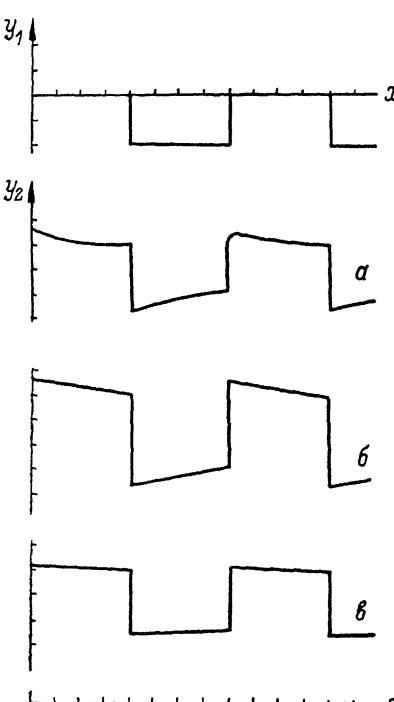


Рис. 4. Осциллограммы входного (1) и выходного (2) импульсов.

Длительность импульса  $10^{-9}$  с. Время нарастания фронта  $5 \cdot 10^{-10}$  с.



щечных центров  $E_{12}$  в изолирующей пленке в дисперсию выходных параметров полевых транзисторов.

Результаты исследования транзисторов в частотном диапазоне  $10^0 - 10^8$  Гц представлены на рис. 4 и 5. Оценка снизу для верхней границы рабочих частот составляет величину  $\sim 5 \cdot 10^9$  Гц. В области низких частот транзисторы обнаруживают длинновременную релаксацию тока стока с характерными временами  $0.01 - 1$  с, что типично для МДП приборов на арсениде галлия, особенно при использовании сторонних материалов в качестве подзатворных диэлектриков [2]. Однако если для транзисторов с пленкой сульфида цинка, полученной методом Т либо МН, характерны значительные величины релаксации тока стока, достигающие 30 %, то для приборов с изолирующей пленкой,

Рис. 5. Релаксация тока стока МДП транзисторов.

Способ осаждения пленки:  $a$  — Т,  $b$  — МН,  $c$  — разложением хелатов. Масштаб:  $x = 0.01$  с/дел,  $y_1 = 0.5$  В/дел,  $y_2 = 0.05$  В/дел,  $y_1$  — напряжение на затворе транзистора,  $y_2$  — напряжение на нагрузке в цепи истока транзистора.

сформированной разложением хелатов, указанная величина составляет не более 15 % (рис. 5).

Полученные МДП транзисторы по своим параметрам (при  $d \approx 0.12$  мкм;  $Z = 1$  мм;  $L = 2$  мкм) — крутизна (среднее смещение)  $\sim 120 - 140$  мА/В·мм, току

насыщения  $\sim 35\text{--}40 \text{ mA}\cdot\text{мм}$ , пороговому напряжению  $\sim 2.5 \text{ В}$ , логическому перепаду для инвертора  $\sim 3 \text{ В}$  — не уступают характеристикам ПТШ на арсениде галлия.

Проведенные исследования подтверждают сделанное в [1] предположение о возможности создания на основе гетероперехода  $n\text{-GaAs-ZnS}$  транзисторов с изолированным затвором, работающих в режиме обеднения. При условии формирования ZnS разложением хелатных комплексов и принятия мер для удаления поверхностных оксидов арсенида галлия перед осаждением изолирующего слоя транзисторы характеризуются высокой термостабильностью характеристик в диапазоне температур  $77\text{--}500 \text{ К}$ , а также приемлемой для ряда схемных применений частотной дисперсией основных параметров в интервале частот  $10^0\text{--}10^9 \text{ Гц}$ . Представляется вероятным, что полученные результаты связаны с особенностями процесса пленкообразования разложением хелатных комплексов, в состав каждой молекулы которых входят оба элемента, образующие конечное соединение. Вопрос о взаимосвязи ростового процесса с параметрами приборов требует дополнительных исследований.

Учитывая расширение функциональных возможностей схем на GaAs и упрощение схемной организации ИС в случае использования МДП элементной базы, можно ожидать, что транзисторы с изолированным затвором на основе гетероперехода  $n\text{-GaAs-ZnS}$  найдут применение при решении ряда задач.

Авторы выражают признательность О. И. Варламову и А. А. Патрацкому за помощь в изготовлении транзисторов.

#### Список литературы

- [1] Ильинев Э. А., Олейник С. П., Матына Л. И., Варламов И. В., Липшиц Т. Л., Инкин В. Н. // ФТП. 1990. Т. 24. В. 5. С. 788—794.  
[2] Арсенид галлия в микроэлектронике / Под ред. Н. Айнспрука, У. Уиссмена. М., 1988. 557 с.

Научно-исследовательский институт  
физических проблем им. Ф. В. Лукина  
Москва

Получена 25.07.1989  
Принята к печати 15.12.1989