

ТЕМПЕРАТУРНЫЕ ОГРАНИЧЕНИЯ РАБОТЫ ИНТЕГРАЛЬНЫХ СХЕМ НА АРСЕНИДЕ ГАЛЛИЯ

© Э.А.Ильичев, Э.А.Полторацкий,
Г.С.Рычков, В.И.Хайновский

Обработка сигналов при температурах, значительно превышающих предельные температуры для кремниевых интегральных схем (ИС), ($125\text{--}150^{\circ}\text{C}$), осуществляется электронными устройствами на основе арсенида галлия [1]. Однако при температурах выше $250\text{--}300^{\circ}\text{C}$ устойчивое функционирование даже цифровых арсенидгаллиевых ИС становится невозможным [1,2]. Обстоятельства, препятствующие использованию GaAs ИС при столь высоких температурах, не нашли достаточного освещения в научной литературе.

В настоящей работе выявляются причины температурных ограничений стабильной работы ИС на арсениде галлия. При решении задачи использован набор ИС, включающий в себя триггер Шмитта на основе истоковой логики (в функции аналогового усилителя), счетный триггер и колпцевой генератор (на основе буферной логики). Кристалл включал в себя также полевые транзисторы с затворами на $p\text{-}n$ переходах и барьерах Шоттки и дополнительные тестовые структуры, предназначенные для измерений характеристик материалов и элементов ИС. В качестве приборных структур использованы модифицированные δ -легированные структуры, на основе которых изготовлены ИС на полевых транзисторах с затворами в виде $p\text{-}n$ переходов, $p^{+}\text{-}\delta\text{-ПТ}$ (патент № 2025831 от 30.12.94 г.).

Цифровые ИС функционировали стablyно до 250°C . При этом температурные изменения значений пороговых напряжений и крутизны $p^{+}\text{-}\delta\text{-ПТ}$ в среднем не превышали 1.2 мВ/град и $0.14\%/\text{град}$, а время задержки на каскад вентиля составляло $80\text{--}90\text{ пс}$.

Особенности в функционировании аналоговых ИС, приводящие к разного рода неустойчивостям в их работе, начинают проявляться при температурах $180\text{--}200^{\circ}\text{C}$. Так, температурные изменения коэффициента усиления ИС-компаратора, составляющие для температур $15\text{--}170^{\circ}\text{C}$ $0.03\%/\text{град}$, в диапазоне температур $180\text{--}240^{\circ}\text{C}$ достигают в среднем $3\% \text{ град}$. Напряжение асимметрии на выходе

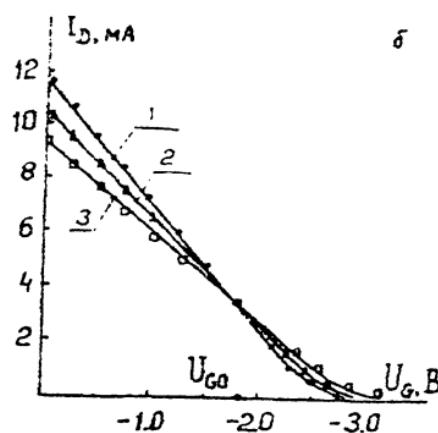
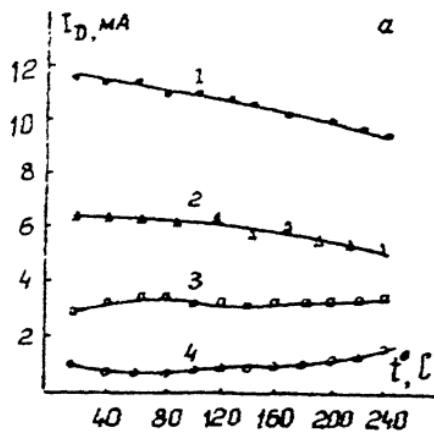


Рис. 1. Зависимости электрофизических параметров $p^+ - n$ -ПТ:
а — температурная зависимость тока стока при фиксированных отрицательных напряжениях на затворе, В: 1 — 0, 2 — 1.2, 3 — 1.8, 4 — 2.5; б — входные ВАХ при различных температурах, °С: 1 — 18, 2 — 104, 3 — 220.

ИС-компьютера (при $\Delta U_{bx} = 0$ В) при превышении температуры ≈ 150 °С изменяется от образца к образцу случайным образом, что лишает дифференциальные схемы ожидаемого преимущества.

Детальные исследования заключались в локальных неразрушающих измерениях параметров глубоких уровней (ГУ) подложек и планарных изолирующих областей, а также кристаллического совершенства подложек. Кроме того, проводились температурные исследования характеристик приборных структур, полевых транзисторов и тестовых элементов ИС. На рис. 1 представлены результаты измерений зависимости тока стока $p^+ - n$ -ПТ от температуры при различных напряжениях на затворе. Обнаружен аномальный рост тока стока с увеличением температуры при больших отрицательных напряжениях на затворе. Дополнительные измерения токов утечки затвора, канала и подложки при напряжении на затворе, соответствующем пороговой величине, а также токов утечки затвора при различных напряжениях на затворе (рис. 2) показали, что указанные токи утечки определяются одним и тем же физическим процессом с энергией активации ≈ 0.9 эВ. Это следует из температурных и полевых зависимостей (рис. 2), при этом величина константы полевой эмиссии соответствует теоретическому значению коэффициента полевой эмиссии Френкеля-Пула. Хотя регистрируемые суммарные токи утечки существенно меньше наблюдаемых приращений тока стока с температурой, однако связь между ними существует.

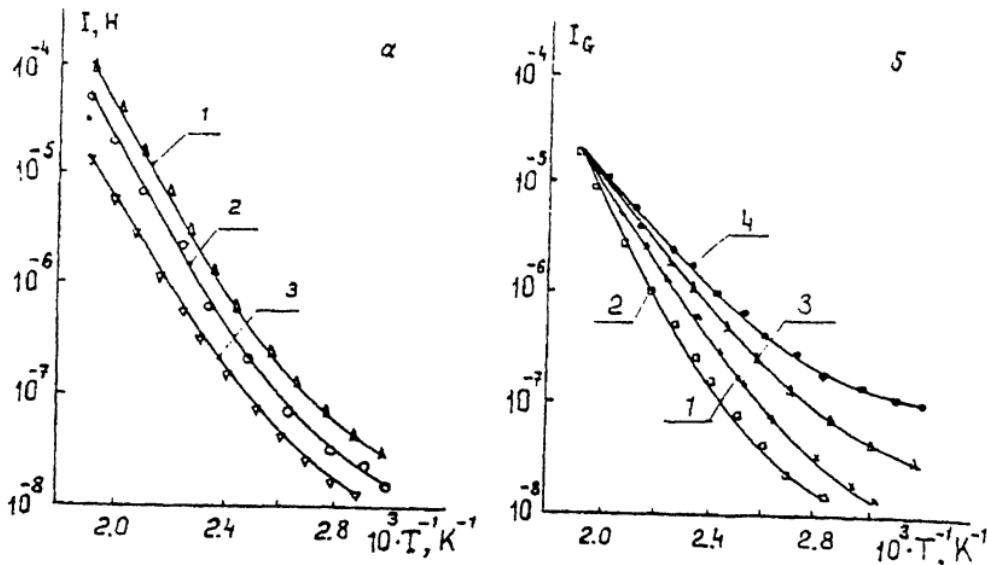


Рис. 2. Температурные зависимости: а — токов: 1 — дополнительного электрода, 2 — стока, $p^+-\delta$ -ПТ, 3 — затвора (при пороговой величине напряжения на затворе, а также при напряжении на дополнительном электроде и стоке -4.5 и $+3.5$ В соответственно); б — тока затвора при отрицательных напряжениях на затворе, В: 1 — 0, 2 — 1.2, 3 — 1.8, 4 — 2.5, и напряжениях на дополнительном электроде и стоке 0 и $+3.5$ В соответственно.

ет прямая. Аномальное приращение тока можно объяснить как результат паразитной автомодуляции проводимости канала транзистора из-за термополевой генерации заряда с глубоких уровней подложки.

Действительно, в специально проведенных измерениях спектров ловушек полуизолирующих подложек установлено, что доминирующими центрами являются доноры с энергией активации ≈ 0.9 эВ, тогда как измерения токов утечки $p-n$ перехода в такой же δ -структуре на сильнолегированной подложке дают для энергии активации значения $\approx E_g/2$. При этом плотности токов утечки меньше соответствующих значений для обратносмещенных затворов $p^+-\delta$ -ПТ в десятки раз. Исследования дополнительных тестовых структур показали отсутствие паразитной связи между элементами ИС по планарным изолирующим областям, полученным имплантацией ионов бора, но позволили выявить наличие шунтирующей цепи, основными звенями которой являются граница раздела изолирующая область — $p-n$ переход и подложка.

Оценки в рамках предложенной модели можно получить следующим образом. Исходя из уравнения баланса процес-

сов генерации и рекомбинации с участием ГУ, получим для предельных температур соотношение

$$T^* = \frac{E_a}{k} \left\{ \ln \left[\frac{(M-n)N_c}{mn_{TO}} \right] \right\}^{-1},$$

где $E_a = E_t - g\beta\sqrt{E}$, E_t — энергия ГУ, $g\beta$ — коэффициент полевой эмиссии, E — напряженность электрического поля в подложке вблизи канала ПТ, m — концентрация заряженных центров, M — концентрация ГУ, N_c — плотность состояний в зоне проводимости, n_{TO} — концентрация свободных носителей при T^* , k — постоянная Больцмана.

При концентрации ГУ в подложке $5 \cdot 10^{15} \text{ см}^{-3}$, энергии ГУ 0.9 эВ , глубине проникновения поля в подложку $\approx 1 \text{ мкм}$, расстоянии от δ -слоя до затвора 350 \AA , от δ -слоя до подложки $\approx 1 \text{ мкм}$, длине затвора 1.5 мкм , ширине канала транзистора 50 мкм , при условии предельно допустимого изменения тока в канале $\frac{\Delta I_c}{I_c} = 0.2$ имеем для предельных температур T^* следующие значения: а) 190°C , если учитывается только термогенерация, б) $168-174^\circ\text{C}$ с учетом полевой генерации носителей с ГУ (соответствующее напряжение $2-5 \text{ В}$). Результаты оценок хорошо согласуются с данными экспериментов.

Предложенная модель с учетом флюктуаций концентрации примеси в подложке позволяет объяснить температурные изменения асимметрии выходного напряжения и сформулировать дополнительные требования на размеры активных элементов и топологию схемы.

Таким образом, в результате исследований определены требования к качеству подложечного материала и структур и создана система характеризации исходных материалов, топологии и схемотехники для высокотемпературных интегральных схем на арсениде галлия, включающая в себя неразрушающие методы отбора материалов по электрофизическим и структурным свойствам.

Список литературы

- [1] Itakura K., Ueda D., Hagiwara M., Kazumura M. // Electronics Letters. 1989. V. 25. N 22. P. 1493-1494.
- [2] Ильинцев Э.А., Онищенко В.А., Полторацкий Э.А., Рычков Г.С., Хайновский В.И. // Тез. докл. Российской конференции "Микроэлектроника-94". М., 1994. Ч. II. С. 387-388.

Поступило в Редакцию
15 ноября 1995 г.