

## Исследование процесса выключения интегрального тиристора импульсом базового тока

© И.В. Грехов,<sup>1</sup> А.Г. Люблинский,<sup>1</sup> Е.М. Михайлов,<sup>1</sup> Д.С. Полоскин,<sup>1</sup> А.А. Скиданов<sup>2</sup>

<sup>1</sup> Физико-технический институт им. А.Ф. Иоффе,  
194012 Санкт-Петербург, Россия

<sup>2</sup> ЗАО „ВЗПП-Микрон“,  
394033 Воронеж, Россия  
e-mail: grekhov@mail.ioffe.ru

(Поступило в Редакцию 21 марта 2017 г.)

Для повышения предельной плотности силового тока при выключении интегрального  $n^+p'Nn^+p^+$ -тиристора импульсом тока в цепи управления необходимо прервать инжекцию электронов из  $n^+$ -эмиттера раньше начала восстановления коллекторного  $p'N$ -перехода. Это осуществляется с помощью быстро нарастающего импульса запирающего базового тока с амплитудой, равной амплитуде выключаемого тока. После обрыва инжекции эмиттера обратный ток через прибор является током дырок, выводимых из приколлекторной области через базовый электрод. Физическим механизмом, ограничивающим предельную плотность выключаемого тока в этом процессе, является, как и в IGBT-транзисторах, динамический лавинный пробой, инициируемый дырками, выводимыми через область объемного заряда коллекторного  $p'N$ -перехода.

DOI: 10.21883/JTF.2017.11.45129.2257

Эмиттерный  $n^+p'$ -переход кремниевого чипа интегрального тиристора (ИТ) со структурой  $n^+p'Nn^+p^+$ , показанной на рис. 1, состоит из большого числа  $n^+$ -полос шириной  $\sim 15\ \mu\text{m}$  и длиной  $\sim 100\ \mu\text{m}$ , окруженных базовыми  $p'$ -полосами примерно таких же размеров; эти полосы объединены соответственно эмиттерными и базовыми шинами, через которые осуществляется управление процессами включения и выключения ИТ. Довольно высокая степень интеграции эмиттерных и базовых полос позволяет существенно улучшить основные динамические характеристики.

Процесс включения ИТ исследовался, например, в [1], где было показано, что чип такой конструкции, включаемый импульсом прямого тока в цепи эмиттер–база, позволяет формировать в силовой цепи импульс тока с очень большой плотностью и малым временем нарастания. В [2] было показано также, что такой тиристорный чип может быть довольно эффективно выключен путем замыкания накоротко цепи эмиттер–база полевым транзистором с малым сопротивлением канала в схеме с резистивной нагрузкой, когда возрастание напряжения на чипе сопровождается спадом тока в силовой цепи. Однако поскольку основной областью применения мощных переключателей, выключаемых по цепи управления, является электропривод, то исследования процессов выключения обычно проводятся в цепях с индуктивной нагрузкой, при которой рост напряжения на переключателе при выключении опережает спад тока. В результате этого в образующуюся у коллекторного  $p'N$ -перехода область объемного заряда (ООЗ) попадает поток свободных носителей, что в определенных условиях приводит к динамическому лавинному пробую [3,4], и в конечном счете к шнурованию тока и разрушению прибора.

Теоретические и экспериментальные исследования [5,6] и др. показали, что предельная плотность выключаемого тока при выключении путем замыкания цепи эмиттер–база существенно ограничивается рядом эффектов, связанных в основном с паразитным сопротивлением и индуктивностью в замыкающей цепи. В [6] было экспериментально показано, что для повышения предельной плотности выключаемого тока инжекция электронов из  $n^+$ -эмиттера должна быть полностью прекращена раньше, чем начнется образование ООЗ у коллекторного  $p'N$ -перехода; необходимо также предотвратить возможность инжекции электронов эмиттером в течение всего дальнейшего процесса выключения. Это накладывает очень жесткие ограничения на допустимую величину индуктивности и сопротивления во всей замыкающей цепи эмиттер–база, поскольку пороговое значение начала инжекции электронов эмиттерным  $n^+p'$ -переходом составляет всего  $\sim 0.5\ \text{V}$ .

Положение дополнительно осложняется, как показано в [5], разбросом параметров замыкающих цепей в приборах большой площади.

Радикальным решением проблемы повышения предельной плотности и величины выключаемого тока может быть выключение с помощью запирающего импульса тока в цепи эмиттер–база.

В высоковольтном интегральном тиристоре время задержки начала образования ООЗ у коллекторного  $p'N$ -перехода после приложения выключающего импульса в цепи управления составляет несколько сотен наносекунд. Оно определяется в основном процессом удаления электронно-дырочной плазмы из приколлекторной области  $N$ -базы: дырки удаляются в цепь базы, а электроны перемещаются к  $p^+$ -эмиттеру. За это время, как было показано в [6], инжекция электронов  $n^+$ -эмит-

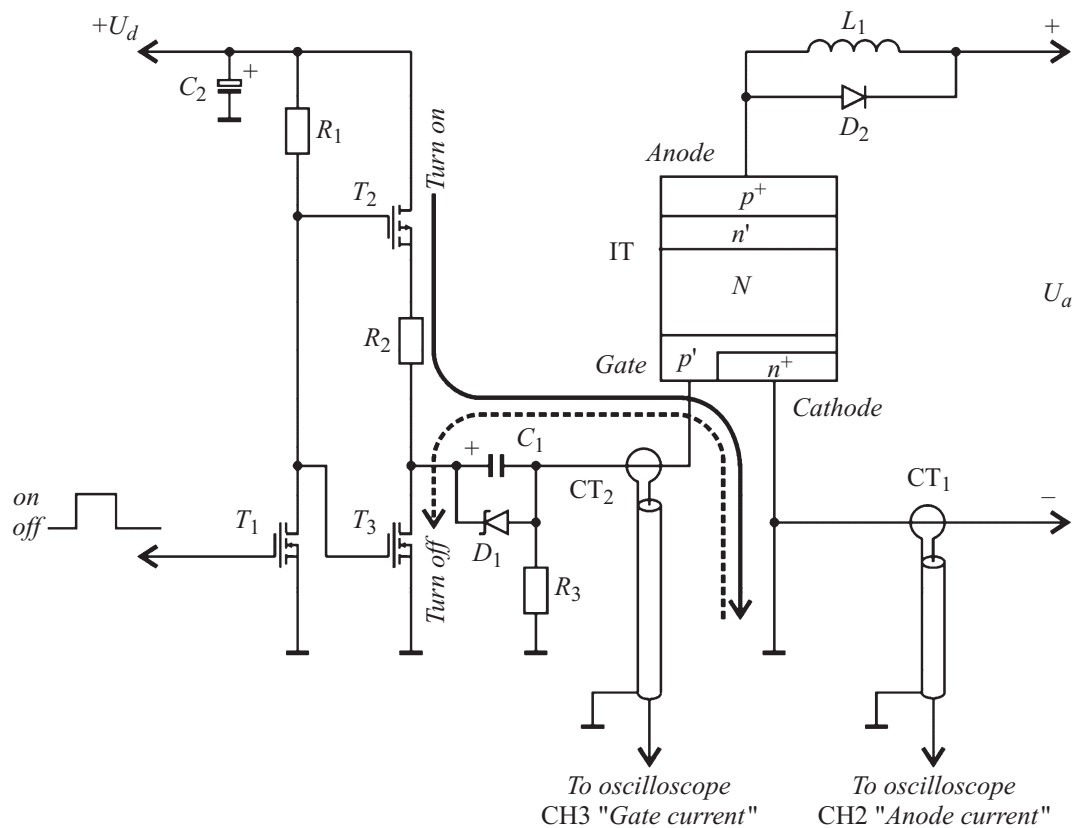


Рис. 1. Электрическая схема установки для исследования процесса выключения интегральных тиристоров.

тером должна быть прервана полностью, т.е. амплитуда выключающего базового тока должна быть равна эмиттерному току. Поскольку отрицательное напряжение в базовой цепи не должно превышать напряжения пробоя эмиттерного  $n^+p'$ -перехода, в ИТ обычно равного 6–7 В, то паразитная индуктивность и сопротивление этой цепи должны быть малыми.

Исследования процесса выключения чипов ИТ в этом режиме проводились в установке, электрическая схема которой приведена на рис. 1.

Силовая цепь установки состоит из интегрального тиристора ИТ и индуктивной нагрузки  $L_1$ , встречно-параллельно которой включен диод  $D_2$  для подавления всплеска напряжения, возникающего на индуктивности в момент выключения ИТ. Питание силовой цепи осуществляется от высоковольтного регулируемого источника  $U_a$ , позволяющего варьировать анодное напряжение на ИТ в широком диапазоне. Ток в силовой цепи регистрируется измерительным трансформатором тока  $CT_1$ . Драйвер для управления ИТ собран на трех MOSFET-транзисторах, в том числе  $T_1$  и  $T_3$  с  $n$ -каналом и  $T_2$  с  $p$ -каналом. Для формирования при выключении ИТ отрицательного напряжения на электроде управления используется конденсатор  $C_1$ . Первоначально сигнал на входе драйвера (затворе транзистора  $T_1$ ) имеет низкий уровень, и ИТ находится в запертом состоянии. Транзисторы  $T_1$  и  $T_2$  закрыты, напряжение на стоке  $T_1$  равно напряжению питания драйвера  $U_d$ , транзистор  $T_3$

находится в открытом состоянии. Конденсатор  $C_1$  полностью разряжен через резистор  $R_3$  и открытый канал транзистора  $T_3$ . При подаче на вход драйвера управляющего сигнала высокого уровня транзисторы  $T_1$  и  $T_2$  открываются, а транзистор  $T_3$  закрывается. Пороговые напряжения открывания транзисторов  $T_2$  и  $T_3$  выбраны таким образом, чтобы исключить протекание через них сквозного тока в момент переключения. При открывании транзистора  $T_2$  через конденсатор  $C_1$  и электрод управления ИТ протекает ток, включающий ИТ и одновременно заряжающий конденсатор  $C_1$  до напряжения, равного напряжению источника питания драйвера  $U_d$  минус падение напряжения на прямосмещенном эмиттерном переходе ИТ. Емкость конденсатора  $C_1$  выбрана достаточно большой, чтобы полный заряд, прошедший через управляющий электрод ИТ, обеспечивал надежное включение тиристора. Резистор  $R_2$  номиналом 0.1  $\Omega$  ограничивает ток управления на безопасном для ИТ уровне. Таким образом, в течение всей длительности управляющего сигнала высокого уровня на входе драйвера транзистор  $T_2$  находится во включенном состоянии, а конденсатор  $C_1$  полностью заряжен с полярностью, указанной на рис. 1. В момент окончания сигнала управления на входе драйвера транзисторы  $T_1$  и  $T_2$  закрываются, а транзистор  $T_3$  открывается, замыкая положительно заряженную обкладку конденсатора  $C_1$  с общим проводом. Таким образом, отрицательное напряжение правой обкладки конденсатора прикладывается к

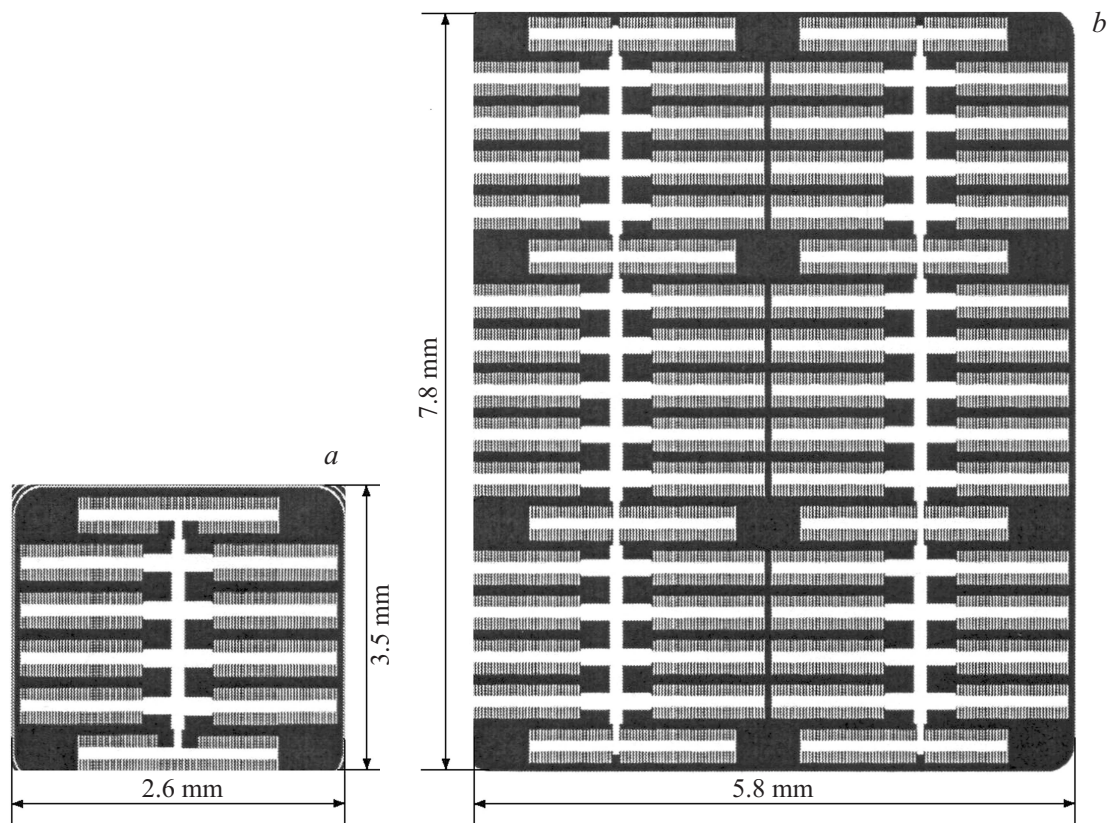


Рис. 2. Топология исследуемых чипов: *a* — тестовый чип, *b* — рабочий чип.

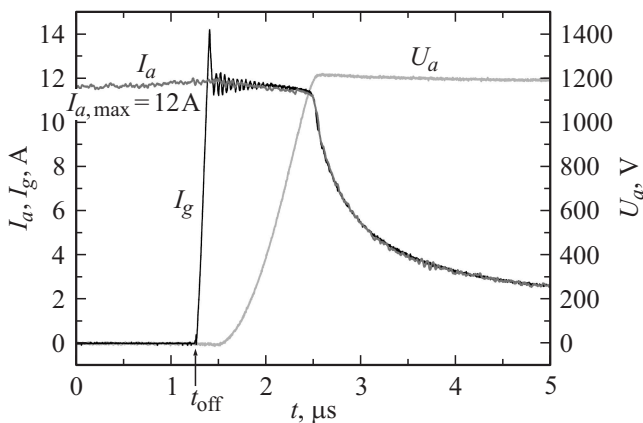
управляющему электроду ИТ, что приводит к быстрому запиранию эмиттерного перехода ИТ и перебрасыванию силового тока в цепь управляющего электрода. Для эффективного выключения ИТ необходимо обеспечить минимальную паразитную индуктивность цепи выключения ИТ, состоящую из  $C_1$  и  $T_3$ , а также использовать полевой транзистор  $T_3$  с низким сопротивлением канала в открытом состоянии. После переключения силового тока из катодной цепи в цепь управляющего электрода он начинает перезаряжать конденсатор  $C_1$ , однако для исключения возможности повторного включения тиристора необходимо обеспечить в течение всего процесса выключения ИТ уровень напряжения на электроде управления ниже порога отпирания эмиттерного перехода тиристора. Для этого заряд, запасаемый в  $C_1$ , должен быть больше заряда, накопленного в базовых областях ИТ во включенном состоянии. Исходя из этого, емкость  $C_1$  была выбрана равной  $50 \mu\text{F}$ . Дополнительно для исключения перезаряда конденсатора  $C_1$ , в том числе в аварийном случае, параллельно ему подключен диод Шоттки  $D_1$ , имеющий меньшее падение напряжения в прямом направлении, чем пороговое напряжение открывания эмиттерного перехода ИТ. Ток в цепи электрода управления регистрируется измерительным трансформатором тока  $CT_2$ .

Исследовались два типа чипов — тестовый чип с габаритными размерами  $5.3 \times 4.65 \text{ mm}$  и рабочий чип с размерами  $10.8 \times 9.3 \text{ mm}$ . Топология исследованных чипов

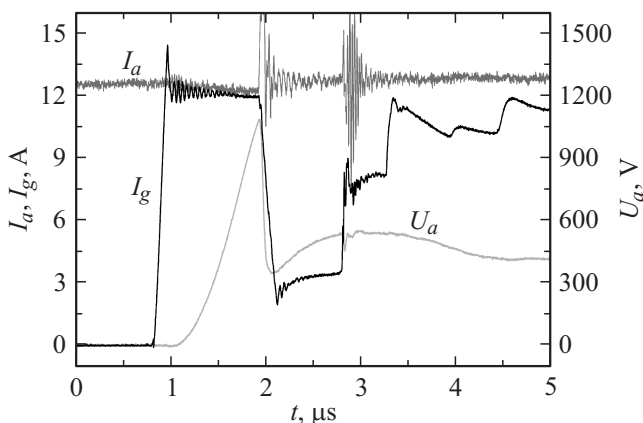
(без охранных колец) после напыления первого металла толщиной  $2 \mu\text{m}$  показана на рис. 2. Эмиттерные шины и полосы показаны белым цветом, а базовые — черным. Вторая металлизация толщиной  $6 \mu\text{m}$  и межслойная изоляция на рисунке не показаны. Рабочая площадь (включая площадь шин) составляла  $8.3 \text{ mm}^2$  у тестового и  $43 \text{ mm}^2$  у рабочего чипов. Сильнолегированные эмиттерные  $n^+$ -полосы имеют ширину  $\sim 15 \mu\text{m}$ , толщина  $p'$ -базового слоя с уровнем легирования  $10^{16} - 10^{17} \text{ cm}^{-3}$  составляет  $2 - 3 \mu\text{m}$ , т.е. быстродействие и коэффициент усиления  $n^+p'N$ -транзистора довольно высокие. Толщина и уровень легирования  $N_0$ -слоя, параметры  $n'$ -слоя, а также конструкция системы охранных колец обеспечивают получение блокируемого напряжения  $\sim 3 \text{ kV}$ . Время жизни дырок в  $N_0$ -слое, которое после всех технологических операций составляло  $\sim 60 \mu\text{s}$ , было с помощью  $\gamma$ -облучения снижено до  $\sim 12 \mu\text{s}$ . Осциллограммы процесса выключения тестовых чипов при приложенном напряжении  $1200 \text{ V}$  приведены на рис. 3. Стрелкой показан момент включения полевого транзистора  $T_3$  и начала нарастания запирающего импульса тока в цепи управления, после чего примерно через  $100 \text{ ns}$  ток эмиттера обрывается полностью, и в течение всего дальнейшего процесса выключения весь ток является чисто базовым током дырок, выводимых из электронно-дырочной плазмы в приколлекторной области  $N$ -базы. Примерно через  $200 \text{ ns}$  после обрыва эмиттерного тока рассасывается электронно-дырочная плазма у коллектора и начинается

нарастание на нем обратного напряжения, которое через  $\sim 1 \mu\text{s}$  достигает максимального значения 1200 V. При этом напряжении диод  $D_2$  смещается в проводящем направлении и поддерживаемый индуктивностью  $L_1$  ток из микротиристорного чипа примерно за  $3 \mu\text{s}$  переходит в цепь диода.

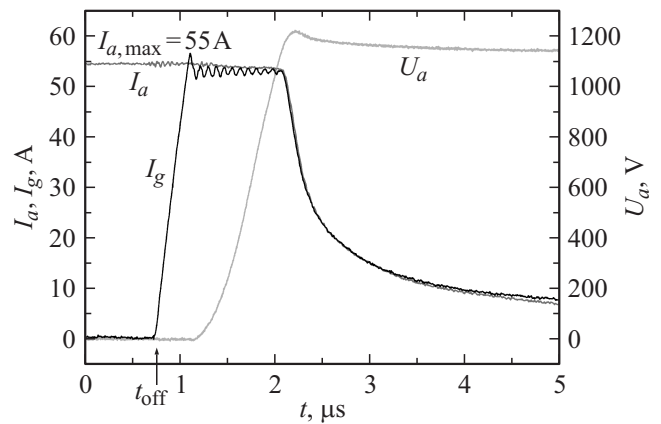
Критической фазой процесса выключения является момент времени, когда напряжение на коллекторе достигает максимума, а ток еще не начал спадать. Электрическое поле, создаваемое зарядом свободных дырок, суммируется со статическим полем коллекторного перехода и может превысить порог ударной ионизации. Возникающий при этом нестабильный динамический лавинный пробой приводит к образованию шнуров тока и разрушению прибора. Осциллограмма этого процесса приведена на рис. 4. Хорошо видно, что при величине выключаемого тока  $\sim 12 \text{ A}$  и напряжении 1200 V возникают резкие высокочастотные колебания тока, сопровождающиеся спадом блокируемого напряжения, т. е. разрушением коллекторного перехода. Анализ повре-



**Рис. 3.** Осциллограммы процесса выключения тестового чипа;  $I_a$  — силовой ток эмиттера (измерительный трансформатор  $CT_1$ ),  $U_a$  — напряжение на чипе,  $I_g$  — ток в цепи базы (измерительный трансформатор  $CT_2$ ).



**Рис. 4.** Осциллограммы процесса разрушения тестового чипа; обозначения те же, что и на рис. 3.



**Рис. 5.** Осциллограмма процесса выключения рабочего чипа; обозначения те же, что и на рис. 3.

жденных образцов показывает, что разрушение происходит, как и ожидалось, в области базовых шин. Разрушающая плотность тока для тестовых чипов исследуемой конструкции с рабочей площадью  $8.3 \text{ mm}^2$  составляет  $\sim 145 \text{ A/cm}^2$  при напряжении 1200 V. Уменьшение рабочего напряжения приводит к существенному увеличению предельной плотности тока.

Осциллограмма процесса выключения рабочего чипа интегрального тиристора приведена на рис. 5. Время спада эмиттерного и коллекторного токов, а также нарастания напряжения на коллекторном переходе примерно такие же, как и у тестового чипа. Разрушение чипа происходит при амплитуде выключаемого тока  $\sim 57 \text{ A}$  в момент времени, когда напряжение на чипе достигает максимума. Разрушающая плотность тока ( $\sim 133 \text{ cm}^2$ ) почти не отличается от разрушающей плотности тока тестовых чипов.

Таким образом, выключение интегрального тиристора с помощью короткого быстро нарастающего импульса тока в цепи эмиттер–база позволяет прервать инжекцию электронов из эмиттера раньше, чем начинается восстановление коллекторного  $p'N$ -перехода и нарастание блокируемого напряжения. После обрыва эмиттерного тока обратный ток является током дырок, выводимых из электронно-дырочной плазмы приколлекторной области, а физическим механизмом, ограничивающим критическую плотность выключаемого на этом этапе, является, как и в современных IGBT-транзисторах, динамический лавинный пробой, инициируемый суммарным полем ионизированных доноров в  $N$ -базе и свободных дырок в приколлекторной области  $N$ -базы. Разрушение прибора происходит в момент времени, когда напряжение на коллекторном  $p'N$ -переходе достигает максимального значения, а силовой ток еще не начал уменьшаться.

Работа выполнена за счет поддержки гранта Российского научного фонда (проект № 14-29-00094).

**Список литературы**

- [1] Грехов И.В., Жмодиков А.Л., Коротков С.В., Прижмилов Е.В., Фоменко Ю.Л. // ПТЭ. 2016. № 3. С. 32–36.
- [2] Грехов И.В., Костина Л.С., Рожков А.В., Зитта Н.Ф., Матвеев В.И. // ЖТФ. 2008. Т. 78. Вып. 12. С. 78–84.
- [3] G.K. Wachutka G.K. // IEEE Tr. ED. 1991. V. 18. N 6. P. 1516–1523.
- [4] Oetjen J., Jungblut R., Kuhlmann U., Arkenun J., Sittig R. // Sol. Stat. Electron. 2000. Vol. 44. P. 117–123.
- [5] Горбатюк А.В., Грехов И.В., Гусин Д.В. // ЖТФ. 2012. Т. 82. Вып. 5. С. 57–65.
- [6] Грехов И.В., Люблинский А.Г., Скиданов А.А. // ЖТФ. 2017. Т. 87. Вып. 1. С. 155–158.